

17.12.2004

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 1 2 月 2 4 日
Date of Application:

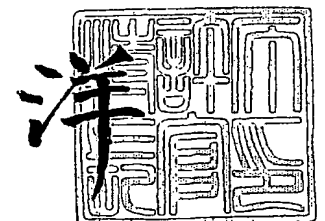
出 願 番 号 特 願 2 0 0 3 - 4 2 8 2 5 8
Application Number:
[ST. 10/C] : [J P 2 0 0 3 - 4 2 8 2 5 8]

出 願 人 松下電器産業株式会社
Applicant(s):

2 0 0 5 年 1 月 2 8 日

特許庁長官
Commissioner,
Japan Patent Office

小 川



BEST AVAILABLE COPY

【書類名】 特許願
【整理番号】 2925150068
【提出日】 平成15年12月24日
【あて先】 特許庁長官 殿
【国際特許分類】 H01L 33/00
【発明者】
 【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内
 【氏名】 永井 秀男
【特許出願人】
 【識別番号】 000005821
 【氏名又は名称】 松下電器産業株式会社
【代理人】
 【識別番号】 100090446
 【弁理士】
 【氏名又は名称】 中島 司朗
【手数料の表示】
 【予納台帳番号】 014823
 【納付金額】 21,000円
【提出物件の目録】
 【物件名】 特許請求の範囲 1
 【物件名】 明細書 1
 【物件名】 図面 1
 【物件名】 要約書 1
 【包括委任状番号】 9003742

【書類名】 特許請求の範囲**【請求項 1】**

基板と、当該基板の第 1 の主面に結晶成長によって形成された、発光層を含む半導体多層膜と、当該半導体多層膜に形成された第 1 及び第 2 の電極とを有し、前記両電極を介して給電することにより前記発光層から光が射出される半導体発光装置であって、

少なくとも、前記半導体多層膜の、前記基板とは反対側の最外層表面を覆う蛍光体膜と

前記基板の第 2 の主面に形成された第 1 及び第 2 の端子と、
前記第 1 の電極と前記第 1 の端子とを電気的に接続する第 1 の導電部材と、
前記第 2 の電極と前記第 2 の端子とを電気的に接続する第 2 の導電部材と、
を備えることを特徴とする半導体発光装置。

【請求項 2】

前記各導電部材の少なくとも一部が前記基板に形成されたスルーホールで構成されていることを特徴とする請求項 1 記載の半導体発光装置。

【請求項 3】

前記各導電部材の少なくとも一部が前記基板の側面に形成された導電性膜によって構成されていることを特徴とする請求項 1 記載の半導体発光装置。

【請求項 4】

前記半導体多層膜は、前記基板までに至る分割溝によって複数の部分に分割され、各半導体多層膜部分が独立した発光素子として構成されていることを特徴とする請求項 1～3 のいずれか 1 項に記載の半導体発光装置。

【請求項 5】

前記各発光素子を構成する前記半導体多層膜部分の各々はダイオード構造を形成し、
各半導体多層膜部分には、アノード電極とカソード電極が形成され、
各発光素子が、一の発光素子のカソード電極とこれとは別の一の発光素子のアノード電極とが、金属薄膜からなる配線によって順次接続される形で、直列に接続されていて、
直列接続された発光素子列における高電位側末端の発光素子のアノード電極が前記第 1 の電極であり、低電位側末端の発光素子のカソード電極が前記第 2 の電極であることを特徴とする請求項 4 記載の半導体発光装置。

【請求項 6】

実装基板を有し、

請求項 1～5 のいずれか 1 項に記載の半導体発光装置が前記実装基板に、前記第 1 および第 2 の端子側を当該実装基板に向けて実装されていることを特徴とする照明モジュール。

【請求項 7】

前記半導体発光装置の半導体多層膜側方を囲って、当該半導体発光装置の側方から発せられる光を前記基板の主表面と略直交する方向に反射する反射鏡を備えたことを特徴とする請求項 6 記載の照明モジュール。

【請求項 8】

前記実装基板は、内径が開口部に向かって広がる凹部を有し、
前記反射鏡は、前記凹部側壁に形成された反射膜で構成され、
前記半導体発光装置は、前記凹部の底部に実装されていることを特徴とする請求項 7 記載の照明モジュール。

【請求項 9】

光源として、請求項 6～8 のいずれか 1 項に記載の照明モジュールを備えたことを特徴とする照明装置。

【請求項 10】

光源として、請求項 1～5 のいずれか 1 項に記載の半導体発光装置を備えたことを特徴とする表示素子。

【請求項 11】

半導体発光装置の製造方法であって、
基板の一方の主表面上に発光層を含む半導体多層膜を、結晶成長によって形成する多層膜形成工程と、
前記半導体多層膜を前記半導体発光装置単位に分割する分割工程と、
半導体発光装置単位に分割された各半導体多層膜部分の周囲に蛍光体膜を形成する蛍光体膜形成工程と、
前記半導体発光装置単位で前記基板を分離する分離工程と、
を含むことを特徴とする半導体発光装置の製造方法。

【書類名】明細書

【発明の名称】半導体発光装置、照明モジュール、照明装置、表示素子、および半導体発光装置の製造方法

【技術分野】

【0001】

本発明は、発光ダイオード（以下、「LED（Light Emitting Diode）」という。）チップ等の半導体発光装置、当該半導体発光装置を用いた照明モジュール、照明装置、および表示素子、並びに半導体発光装置の製造方法に関し、特に、蛍光体によって所望色の可視光を得る半導体発光装置等に関する。

【背景技術】

【0002】

LEDの分野において、近年、白色LEDの高輝度化が進むにつれ、当該白色LEDを照明用途に用いる研究が活発になされている。点光源であるLEDは、中でもその特性から店舗、美術館、ショールームなどのスポット照明として、従来普及しているハロゲン電球等の代替光源としての用途が期待されている。

現在、白色LEDの主流は、青色光を発するLEDベアチップと当該青色光で励起されて黄色光を発する蛍光体とを組み合わせ、青色光と黄色光との混色によって白色光を得るものである。このような、ベアチップと蛍光体との組合せからなる白色LEDは、一般的に、ベアチップをリードフレームやプリント配線板等に実装し、その上から蛍光物質を混入した樹脂を滴下してベアチップ周囲に蛍光体を形成している（特許文献1参照）。

【0003】

また、いくら高輝度化が進んでいるとはいえ、ベアチップ1個の光量は少ないので、プリント配線板にベアチップを多数個実装することで照明装置としての光量を増加させることが行われている。さらには、ベアチップ個々の光量を有効に利用するために、反射板が設けられたプリント配線板（以下、「反射板付きプリント配線板」という。）や絶縁層の一部に反射面が形成されたプリント配線板（以下、「反射面付きプリント配線板」という。）が用いられる。

【0004】

前記反射板は、例えば、アルミニウム板等に逆円錐台形状の孔がベアチップの配置位置に対応して開設されてなるものである。この反射板は、プリント配線板に接着剤によって貼着されて用いられる。一方、反射面付きプリント配線板は、例えば、2層の絶縁層を有するプリント配線板の上層に逆円錐台形状の孔を開設し、当該孔の側壁にアルミニウムからなる反射膜を形成してなるものであり、前記孔の中心位置に対応する下層の絶縁層上にベアチップが実装されるものである。以下、上記反射板に開設された孔と絶縁層に開設された孔の側壁に反射膜が形成されてなるものを「反射孔」と総称することとする。

【0005】

上記いずれのタイプのプリント配線板においても、ベアチップの側方から射出される光を反射孔の反射面で前方へ反射させて集光することにより、ベアチップの光量が有効に利用される。また、照明装置等をできるだけ小型化し集光率をできるだけ高くするためには、前記反射面をベアチップにできるだけ近接させること、すなわち、前記反射孔の孔径をできるだけ小さくすることが望ましい。

【0006】

ところで、上記のようなプリント配線板にベアチップを実装した後、その上から蛍光物質を混入した樹脂を滴下した場合、当該樹脂は反射孔に充填される形でベアチップ周囲に配されることとなる。すなわち、蛍光体は反射孔の反射面に付着する形で形成されることとなる。この場合、蛍光体が付着している部分の反射面は、光を前方へと反射するための反射面として有効に機能しなくなり、所期の集光率が得られない。

【0007】

所期の集光率を得るためには、ベアチップのみに蛍光体を形成するようにすればよい。これを実現するための技術が特許文献2に記載されている。当該技術を図27、図28を

参照しながら説明する。

特許文献2の開示によれば、図27に示すように、まず、ベアチップ900A～Fを複数個（図示例では6個）整然とプリント配線板902にフリップチップ実装する。ベアチップ900が実装されたプリント配線板902に対して、ステンシル904を重ねる。ステンシル904は、ベアチップ900よりも少し厚めのステンレス鋼板にベアチップ900の配列に対応させて、当該ベアチップ900よりも一回り大きな貫通孔906A～Fを開設してなるものである。ステンシル904は、各貫通孔906が対応するベアチップ900に嵌るように位置決めしてプリント配線板902に重ねる。

【0008】

重ねた状態の断面図を図28（A）に示す。この状態で、各貫通孔905に蛍光物質含有材料908を充填した（図28（B））後、ステンシル904を取り外し（図28（C））、蛍光物質含有材料908を硬化させる。これによって、ベアチップの回りのみに蛍光体908が配された白色LEDをプリント配線板902に実装することが可能となる。

【特許文献1】特許第2998696号公報

【特許文献2】特開2002-185048号公報

【発明の開示】

【発明が解決しようとする課題】

【0009】

しかしながら、前記特許文献2に記載の技術を用いた場合、上記反射面付きプリント配線板に白色LEDを実装することは困難であり、上記反射板付きプリント配線板をもちいらざるを得ない。なお、この場合には、プリント配線板に特許文献2の技術を用いて白色LEDを実装した後で、反射板を当該プリント配線板に貼着することとなる。

ところで、反射板付きプリント配線板は、反射面付きプリント配線板と比べて一般的に以下の点で劣っている。反射板とプリント配線板とを貼着する接着剤層の厚みの制御が困難なので、反射孔の白色LEDに対する光軸方向の位置にばらつきが生じ、その結果、反射孔による集光性がばらつく。また、ベアチップのプリント配線板に対する位置決め誤差と反射板のプリント配線板に対する位置決め誤差との累積結果が、反射孔とベアチップ（白色LED）の相対的な位置ずれとなって現れる。言うまでも無く、反射孔と白色LEDとの間の位置ずれは集光性に悪影響を及ぼす。さらに、反射面付きプリント配線板よりも反射板付きプリント配線板では、プリント配線板とは別個に作成した反射板を当該プリント配線板に貼着する工程が増加する。この点、反射孔がプリント配線板の一部として一体的に形成されている反射面付きプリント配線板では、反射板付きプリント配線板の有する上記したような不都合は少ない。

【0010】

したがって、白色LEDを実装して照明モジュール等を構成する場合には、反射板付きプリント配線よりも反射面付きプリント配線板を採用することが望まれる。

なお、上記した問題は、白色LEDに限らず、ベアチップと蛍光体とを組み合わせる所望色の光を得る半導体発光装置全般が有する。

本発明は、上記した課題に鑑み、たとえ上記のような反射面付きプリント配線板であっても実装可能な半導体発光装置およびその製造方法、並びに当該半導体発光装置を用いた照明モジュール、照明装置、および表示素子を提供することを目的とする。

【課題を解決するための手段】

【0011】

上記の目的を達成するため、本発明に係る半導体発光装置は、基板と、当該基板の第1の主面に結晶成長によって形成された、発光層を含む半導体多層膜と、当該半導体多層膜に形成された第1及び第2の電極とを有し、前記両電極を介して給電することにより前記発光層から光が射出される半導体発光装置であって、少なくとも、前記半導体多層膜の、前記基板とは反対側の最外層表面を覆う蛍光体膜と、前記基板の第2の主面に形成された第1及び第2の端子と、前記第1の電極と前記第1の端子とを電気的に接続する第1の導電部材と、前記第2の電極と前記第2の端子とを電気的に接続する第2の導電部材とを備

えることを特徴とする。

【0012】

ここで、前記各導電部材の少なくとも一部を前記基板に形成されたスルーホールで構成することができる。あるいは、前記各導電部材の少なくとも一部を前記基板の側面に形成された導電性膜によって構成することもできる。

また、前記半導体多層膜は、前記基板までに至る分割溝によって複数の部分に分割され、各半導体多層膜部分が独立した発光素子として構成されていることを特徴とする。

【0013】

さらに、前記各発光素子を構成する前記半導体多層膜部分の各々はダイオード構造を形成し、各半導体多層膜部分には、アノード電極とカソード電極が形成され、各発光素子が、一の発光素子のカソード電極とこれとは別の一の発光素子のアノード電極とが、金属薄膜からなる配線によって順次接続される形で、直列に接続されていて、直列接続された発光素子列における高電位側末端の発光素子のアノード電極が前記第1の電極であり、低電位側末端の発光素子のカソード電極が前記第2の電極であることを特徴とする。

【0014】

上記の目的を達成するため、本発明に係る照明モジュールは、実装基板を有し、上記した半導体発光装置が前記実装基板に、前記第1および第2の端子側を当該実装基板に向けて実装されていることを特徴とする。

また、前記半導体発光装置の半導体多層膜側方を囲って、当該半導体発光装置の側方から発せられる光を前記基板の主表面と略直交する方向に反射する反射鏡を備えたことを特徴とする。

【0015】

さらに、前記実装基板は、内径が開口部に向かって広がる凹部を有し、前記反射鏡は、前記凹部側壁に形成された反射膜で構成され、前記半導体発光装置は、前記凹部の底部に実装されていることを特徴とする。

上記の目的を達成するため、本発明に係る照明装置は、光源として、上記した照明モジュールを備えたことを特徴とする。

【0016】

上記の目的を達成するため、本発明に係る表示素子は、光源として、上記した半導体発光装置を備えたことを特徴とする。

上記の目的を達成するため、本発明に係る半導体発光装置の製造方法は、半導体発光装置の製造方法であって、基板の一方の主表面上に発光層を含む半導体多層膜を、結晶成長によって形成する多層膜形成工程と、前記半導体多層膜を前記半導体発光装置単位に分割する分割工程と、半導体発光装置単位に分割された各半導体多層膜部分の周囲に蛍光体膜を形成する蛍光体膜形成工程と、前記半導体発光装置単位で前記基板を分離する分離工程とを含むことを特徴とする。

【発明の効果】

【0017】

本発明に係る半導体発光装置によれば、基板の第1の主面に形成された半導体多層膜の最外層表面を覆う蛍光体膜を備え、前記基板の第2の主面には第1及び第2の給電端子が形成されているので、例えば、実装基板の有する反射孔の凹部底部に直接実装でき、かつ、当該反射孔の内壁等に蛍光体膜を付着させることなく蛍光体膜を有する半導体発光装置の実装状態を実現することができる。

【0018】

本発明に係る照明モジュールや照明装置によれば、実装基板を有し、当該基板に上記半導体発光装置を実装した構成としているので、例えば、前記実装基板として上述した反射面付きプリント配線板を用いた照明モジュールや照明装置の実現が可能となる。その結果、半導体発光装置からの射出光を効率的に集光して被照射体を照射できる照明モジュールや照明装置の提供が可能となる。

【0019】

本発明に係る半導体発光装置の製造方法によれば、上記の効果を奏する構成を有した半導体発光装置の製造が可能となる。

【発明を実施するための最良の形態】

【0020】

以下、本発明の実施の形態について図面を参照しながら説明する。

図1(a)は、半導体発光装置である白色LEDアレイチップ2(以下、単に「LEDアレイチップ2」という。)の概略構成を示す外観斜視図であり、図1(b)は、LEDアレイチップ2の平面図である。なお、図1(a)は、後述するLED6の配列を主に示す図であり、外形の細かな凹凸などは省略したものである。また、図1(b)では、後述する蛍光体膜48の図示は省略している。なお、図1を含む全ての図において示している各構成要素間の縮尺は統一していない。

【0021】

図1に示すように、LEDアレイチップ2は、半導体基板であるノンドープ(高抵抗)SiC基板4(以下、単に「SiC基板4」と言う。)上に、発光層を含む半導体多層膜からなる発光素子であるLED6が、N行M列(本例では、7行5列、合計35個)のマトリックス状に配列されてなるものである。35個のLED6は、SiC基板4の主面上、幅 $W4 = 50\mu\text{m}$ の周縁部を残した中ほどに結晶成長によって形成されている。すなわち、当該周縁部は、SiC基板4の主面の一部が半導体多層膜(35個のLED6)から露出した部分であって、当該半導体多層膜を取り囲むように形成された部分である(以下、当該周縁部を「基板露出部7」と言う。)

【0022】

LED6のサイズ $L1 \times W1$ は $285\mu\text{m} \times 400\mu\text{m}$ であり、LED6形成領域のサイズ $L2 \times W2$ は $2\text{mm} \times 2\text{mm}$ であり、LEDアレイチップ2のサイズ $L3 \times W3$ は、 $2.1\text{mm} \times 2.1\text{mm}$ である。

LEDアレイチップ2の構成について、断面図を参照しながら、さらに説明する。

図2(a)は、図1(b)におけるA-A線断面図であり、図2(b)は、同B-B線断面図である。すなわち、35個のLED6の内、図2(a)では、1行1列目のLED6aと1行2列目のLED6bが、図2(b)では、7行4列目のLED6cと7行5列目のLED6dが表されている。

【0023】

LED6は、SiC基板4上に順次積層されたn-AlGaInバッファ層8(厚さ30nm)、n-AlGaIn/GaN30周期のDBR(Distributed Bragg Reflector)層10(合計厚さ3 μm)、n-GaNクラッド層12(Siドープ量 $3 \times 10^{18}\text{cm}^{-3}$ 、厚さ200nm)、InGaIn(厚さ2nm)/GaN(厚さ8nm)6周期の多重量子井戸発光層14、p-GaNクラッド層16(Mgドープ量 $1 \times 10^{19}\text{cm}^{-3}$ 、厚さ200nm)、p-GaNコンタクト層18(Mgドープ量 $3 \times 10^{19}\text{cm}^{-3}$ 、厚さ200nm)の半導体多層膜から成る。すなわち、LED6は、SiC基板4側に配された導電型層(n-GaNクラッド層12)と光取出し側に配された導電型層(p-GaNコンタクト層18、p-GaNクラッド層16)とで発光層(多重量子井戸発光層14)を挟んでなる構成を基本としている。

【0024】

p-GaNコンタクト層18上には、Ni/Au薄膜20を介してITO透明電極22が形成されており、n-GaNクラッド層12上には、n側電極(カソード電極)であるTi/Au電極24が形成されている。

上記の構成からなるLED6において、ITO透明電極22とTi/Au電極24を介して給電することにより、発光層14から波長460nmの青色光が発せられる。なお、本実施の形態で、p側電極(アノード電極)にNi/Au薄膜20とITO透明電極22を用いているのは、発光層14で生じた光を透過し易くするためである。

【0025】

また、光取出し面となる上記p側電極面には、光取出し効率を改善するために、所定周

期の凹凸が形成されている。図3(a)は、LED6の平面図である。図3(a)に示すように、本例では、 $d=1\mu\text{m}$ 周期で円形の凹部25が形成されており、これによってp側電極面が凹凸になっている。なお、凹凸面を形成するための凹部25の横断面形状は、上記した円形に限らず、四角形や六角形としてもよい。あるいは、所定周期で直線状の溝を形成することにより凹凸面を形成することとしてもよい。また、単に表面を不規則に荒らしただけでも同様の効果が得られる。

【0026】

上記の構成からなる35個のLED6は、SiC基板4上で直列に接続されている。

図2に戻って、その接続態様について説明する。

図2に示すように、隣接するLED6aとLED6b、LED6cとLED6dとは、SiC基板4にまで達する分離溝26によって分離されている。同様に、隣接する全てのLED6間は、分離溝によって分離されている。

【0027】

また、各LED6a、6b、6c、6dの側壁や分離溝26などを覆うように絶縁膜(Si₃N₄膜)28が形成されている。そして、当該絶縁膜28上には、LED6aのp側電極(Ni/Au薄膜20、ITO透明電極22)とLED6bのn側電極(Ti/Au電極24)を接続するブリッジ配線30が形成されている。また、LED6cのp側電極とLED6dのn側電極との間も、絶縁膜28上に形成されたブリッジ配線30によって接続されている。そして、第1行第3列目のLED6e～第7行第3列目のLED6f間も同様にしてブリッジ配線30で接続されており、その結果、全てのLED6が、図3(b)の接続図に示すように、直列に接続されている。LEDアレイチップ2において、直列接続された35個のLED6の内、低電位側末端のLED6aのTi/Au電極24が当該LEDアレイチップ2全体のカソード電極32となる。また、高電位側末端のLED6dのNi/Au薄膜20、ITO透明電極22がLEDアレイチップ2全体のアノード電極34となる。

【0028】

図3(c)は、LEDアレイチップ2の裏面を表した図である。図3(c)に示すように、LED6とは反対側のSiC基板4表面には、2個の給電端子36、38が形成されている。給電端子36、38は、いずれも、Ti/Pt/Au膜からなる。

そして、図2に示すように、カソード電極32と給電端子36とが、ブリッジ配線40およびSiC基板4に開設されたスルーホール42を介して接続されており、アノード電極34と給電端子38とが、ブリッジ配線44およびSiC基板4に開設されたスルーホール46を介して接続されている。なお、スルーホール42、46は、SiC基板4に開設された直径30 μm の孔にPtを充填してなるものである。上記給電端子36、38から、直列接続された35個のLED6に、放熱を確保した状態で50mAの電流を通電した際の動作電圧は120Vであった。

【0029】

SiC基板4の表面側には、LED6とSiC基板4の前記基板露出部7部分全面を覆うように蛍光体膜48が形成されている。蛍光体膜48は、シリコンなどの透光性樹脂に(Sr, Ba)₂SiO₄:Eu²⁺の黄色蛍光体粉末とSiO₂の微粒子を分散させたものからなる。蛍光体膜48の厚みT(図2参照)は、50 μm である。なお、透光性樹脂には、シリコンに限らず、エポキシ樹脂やポリイミド樹脂を用いても構わない。

【0030】

各LED6の発光層14から放射された青色光の一部は、上記蛍光体膜48中の蛍光体によって黄色光に変換される。そして、LED6からの青色光と蛍光体からの黄色光が合成されて(混色されて)白色光が発生する。このとき、発光層14とSiC基板4の間には光反射層であるDBR層10が形成されているため、発光層14で生じSiC基板4に向かって放射された青色光の99パーセント以上が光取り出し面側へと反射される。これにより、各LED6における光取り出し効率が向上する。なお、本明細書において、青色光とは、波長が400nm以上500nm未満の範囲の光をいい、黄色光とは、波長が55

0以上600nm未満の範囲の光をいうものとする。したがって、上述した例では、LED6を主発光ピーク波長が460nmのものとしたが、これ以外の波長であって、上記波長範囲に主発光ピーク波長を有するLEDを構成することとしても構わない。

【0031】

以上の構成からなるLEDアレイチップ2の製造方法について、図4～図6を参照しながら説明する。

なお、図4～図6では、LEDアレイチップ2の各構成部分となる素材部分には100番台の符号付し、その下2桁にはLEDアレイチップ2の対応する構成部分に付した番号を用いることとする。

【0032】

まず、有機金属化学気相成長法(Metal Organic Chemical Vapor Deposition Method; MOCVD法)を用い、図4に示すように、ノンドープSiC基板104上に、n-AlGa_{0.3}Nバッファ層108、n-AlGa_{0.3}N/GaN30周期のDBR層110、n-GaNクラッド層112、InGa_{0.3}N/GaNの多重量子井戸発光層114、p-GaNクラッド層116、p-GaNコンタクト層118をこの順に積層する[工程(a)]。なお、ノンドープSiC基板104は、直径2インチ、厚さ300μmの基板である。

【0033】

次に、n-GaNコンタクト層118表面にマスク50を施す。マスクング領域は、各LED6におけるNi/Au薄膜20(ITO透明電極22)の形成予定領域よりも一回り広い領域である。そして、非マスクング領域に対応する部分を、n-GaNクラッド層112の半ばまでエッチングにより除去する[工程(b)]。これにより、Ti/Au電極24接続面(n側電極形成面)52が形成される。マスク50は、次工程に行く前に除去される。

【0034】

続いて、SiC基板上の前記基板露出部7と分離溝26を形成すべく、これらの形成予定領域以外の領域にマスク54を施す。当該マスクングの後、SiC基板104が現れるまでエッチングし、基板露出部7と分離溝26を形成する[工程(c)]。すなわち、基板露出部7は、半導体多層膜を除去することによって創出されるのである(当該半導体多層膜の除去部分を「多層膜除去部」と称することとする。)。エッチング終了後、マスク54は、次工程に行く前に除去される。

【0035】

絶縁と表面保護を目的に、スパッタリング等で、絶縁膜であるSi₃N₄膜128を形成する[工程(d)]。

上記Si₃N₄膜128に対し、マスク56を施す。マスクング領域は、Ni/Au薄膜20(ITO透明電極22)形成予定領域以外の領域である。そして、非マスクング領域に対応するSi₃N₄膜128をエッチングにより除去した後、Ni/Au薄膜120を蒸着によって形成する。これにより、Ni/Au薄膜20が形成される[工程(e)]。マスク56上に形成されたNi/Au薄膜120(不図示)は、次工程に行く前に、当該マスク56と一緒に除去される。

【0036】

上記工程(e)と同様の手法により、Ti/Au電極24を形成する。すなわち、Ti/Au電極形成予定領域に対応するSi₃N₄膜128部分以外にマスク58を形成し、当該露出したSi₃N₄膜部分をエッチングにより除去した後、金属薄膜であるTi/Au膜124を蒸着により形成して、Ti/Au電極24を形成する[工程(f)]。マスク58上に形成されたTi/Au膜124(不図示)は、次工程に行く前に、当該マスク58と一緒に除去される。

【0037】

スルーホール42およびスルーホール46を形成すべく、当該スルーホール形成予定領域以外の領域にマスク60を施す。マスクング後、エッチングによって深さ200μmの孔61を形成し、当該孔に無電解メッキなどでPtを充填する[工程(g)]。マスク60

は、次工程行く前に除去される。

前記凹部 25 を形成すべく、当該凹部 25 形成予定領域以外の領域にマスク 62 を施す。マスクング後、エッチングによって p-GaIn コンタクト層 18 まで及ぶ凹部を形成する[工程 (h)]。マスク 62 は、次工程に行く前に除去される。

【0038】

ITO 透明電極 22 を形成すべく、当該 ITO 透明電極 22 形成予定領域以外の領域にマスク 64 を施す。マスクング後、ITO 膜 122 をスパッタリングによって積層する。これにより、ITO 透明電極 22 が形成される[工程 (i)]。マスク 64 上に形成された ITO 膜 122 (不図示) は、次工程に行く前に、当該マスク 64 と一緒に除去される。

ブリッジ配線 30, 40, 44 を形成する。ブリッジ配線形成予定表面以外の表面にマスク 66 形成したのち、金属薄膜である Ti/Pt/Au 膜を蒸着によって形成する。これによって、Ti/Pt/Au 膜からなるブリッジ配線 30, 40, 44 が形成される[工程 (j)]。マスク 66 上に形成された Ti/Pt/Au 膜 (不図示) は、次工程に行く前に、当該マスク 66 と一緒に除去される。

SiC 基板 104 下面を研磨して厚み 150 μm に調整し、前記スルーホール 42、46 を SiC 基板 104 裏面側から露出させる[工程 (k)]。

前工程で研磨した研磨面に、前記給電端子 36, 38 を形成すべく、当該給電端子 36, 38 形成予定表面以外の表面にマスク (不図示) 形成したのち、金属薄膜である Ti/Pt/Au 膜を蒸着によって形成する。これによって、Ti/Pt/Au 膜からなる給電端子 36, 38 が形成される[工程 (l)]。前記マスク上に形成された Ti/Pt/Au 膜 (いずれも不図示) は、次工程に行く前に、当該マスクと一緒に除去される。

【0039】

続いて、蛍光体膜 48 を形成すべく、 $(\text{Sr}, \text{Ba})_2\text{SiO}_4:\text{Eu}^{2+}$ の黄色蛍光体粉末と SiO_2 の微粒子とを分散させたシリコンを、前記基板露出部 7 および各 LED6 を覆うように印刷によって塗布し、加熱硬化させる。加熱硬化の後、当該蛍光体膜を厚みが 50 μm になるまで研磨する[工程 (m)]。白色光の色は、青色光と黄色光のバランスで変化する。このバランスは、シリコン樹脂に含まれる蛍光体の割合や蛍光体膜の厚さで変わる。蛍光体の割合が多いほど、蛍光体膜の厚みが厚いほど、黄色の割合が増えて、色温度が低くなる傾向にある。蛍光体含有シリコン樹脂を設計膜厚よりも厚く塗付し、研磨により所定の設計膜厚にすることにより、蛍光体膜の厚さを均一に出来るので、色むらを抑制できると同時に確実に所定の色温度に合わせることが可能となる。

最後に、ダイシングによって個々の LED アレイチップに分離して、LED アレイチップ 2 (図 1 参照) が完成する。

【0040】

ここで、単に蛍光体膜を形成するだけであれば、従来のウエハ・プロセスにおいて、メサエッチング工程の後、ダイシング工程の前に蛍光体含有樹脂を塗布することも考えられる。しかしながら、従来メサエッチングで入る溝の幅は、蛍光体粒子が当該溝の幅方向に 1~2 個並ぶ程度の大きさしかないので、発光層の側面から射出された青色光のほとんどは、蛍光体を励起することなくそのまま蛍光体層を通過してしまう。その結果、黄色光と混色されない青色光が顕著となって問題となる色むらが発生してしまう。これに対して、本実施の形態では、上述したように、蛍光体の粒径と比較して十分大きな幅を有する基板露出部 7 の当該幅がそのまま、蛍光体含有樹脂を発光層 (半導体多層膜) の側面に塗布するための溝幅となっている。その結果、発光層の側面から射出された青色光は、適度に蛍光体を励起して黄色光に変換されることとなり、上記した色むらが低減されることとなるのである。

【0041】

色むらは、可視域である 380 nm~780 nm (紫~赤) の波長のスペクトル成分を含む光を発光層が発する場合に生じる。したがって、「近紫外光を励起光源に用いた白色 LED」といった場合には、一般的に、色むらが生じないものと思われている。しかしながら、例えば、主要ピーク波長が 370 nm (紫外域) の場合でも、そのスペクトルは長

波長側に裾を引いており、可視域である 380 nm 以上にも波長成分をもっていることから、現実には、色むらが問題となる。したがって、本発明は、近紫外光を発生するように発光層を構成したものに適用しても、上記した理由から、色むらの低減に効果を発揮することとなる。換言すると、本発明は、上記色むらの観点からは、発光層からの出射光が少なくとも 380 nm 以上 780 nm 以下の範囲の波長成分を含むものに適用可能であって、上記した主発光ピーク波長が 460 nm の青色光を発する発光層で構成される LED に限定されないものである。

(実施の形態 2)

図 8 は、実施の形態 2 に係る半導体発光装置である LED アレイチップ 302 の概略構成を示す外観斜視図であり、図 1 (a) と同様に LED アレイチップを表現した図である。

【0042】

実施の形態 2 の LED アレイチップ 302 は、個々の LED の光取り出し面に設けられた光取り出し効率を改善するための凹凸構造、および、SiC 基板裏面側の形状が異なる以外は、基本的に実施の形態 1 の LED アレイチップ 2 (図 1～図 3) と同じ構成である。したがって、共通部分には実施の形態 1 と同じ符号を付してその説明は省略するか簡単に言及するにとどめ、上記異なる部分を中心に説明する。

【0043】

図 8 に示すように、LED アレイチップ 302 を構成するノンドープ (高抵抗) SiC 基板 304 (以下、単に「SiC 基板 304」と言う。) の下面側において、一組の対辺に沿って、当該 SiC 基板 304 の一部が斜めに切除されている。当該切除部 304 a、304 b を設けた目的については後述する。

LED アレイチップ 302 の蛍光体膜 48 を除いた状態の平面図は、図 1 (b) に示す実施の形態 1 の LED アレイチップ 2 と略同様である。ここで、図 1 (a) における A-A 線および B-B 線に相当する位置で切断した LED アレイチップ 302 の断面図をそれぞれ、図 9 (a)、図 9 (b) に示す。すなわち、図 8 に示す 35 個の LED 306 の内、図 9 (a) では、1 行 1 列目の LED 306 a と 1 行 2 列目の LED 306 b が、図 9 (b) では、7 行 4 列目の LED 306 c と 7 行 5 列目の LED 306 d が表されている。

【0044】

光取り出し効率改善のための凹凸構造に関し、実施の形態 1 では、基本的に、SiC 基板 4 に順次積層した半導体多層膜の内の p-GaN コンタクト層 118 (図 4 (a) 参照) の一部を除去することにより (図 6 (h) 参照)、当該凹凸構造を形成することとした (図 2 の p-GaN コンタクト層 18)。これに対し、実施の形態 2 では、基本的に、図 9 (a)、図 9 (b) に示すように、p-GaN コンタクト層 318 はそのまま、当該 p-GaN コンタクト層 318 上に設けたタンタルオキサイド (Ta₂O₅) 膜 321 によって凹凸構造を実現することとしている。そして、実施の形態 2 では、タンタルオキサイド膜 321 によって創出された凹凸に沿って、p 側電極 (アノード電極) として ITO 透明電極 323 が形成されている。したがって、LED アレイチップ 302 において、直列接続された 35 個の LED 306 の内、高電位側末端の LED 306 d の ITO 透明電極が LED アレイチップ 302 全体のアノード電極 334 となる。また、低電位側末端の LED 306 a の Ti/Au 電極 24 が当該 LED アレイチップ 302 全体のカソード電極 32 となるのは、実施の形態 1 の場合と同様である。

【0045】

SiC 基板 304 の下面側 (半導体多層膜とは反対側) には、上述したように、切除部 304 a、304 b が形成されていて、当該切除部 304 a、304 b の斜面にも、給電端子 336、338 がそれぞれ形成されている。

切除部 304 a は、カソード電極 32 と接続されたブリッジ配線 40 と給電端子 336 とを電気的に接続するスルーホール 342 に対応する位置に形成され、切除部 304 b は、アノード電極 334 と接続されたブリッジ配線 44 と給電端子 338 とを電気的に接続

するスルーホール346に対応する位置に形成される。すなわち、切除部304a、304bを設ける目的は、スルーホール342、346を形成する部分のSiC基板304の厚みを他の部分の厚みよりも薄くすることによって、後述する半導体プロセスにおいてスルーホールのために形成する孔3061が浅くてすむようにし、当該スルーホール形成工程を時間的に短縮することにある。

【0046】

上記の構成からなるLEDアレイチップ302の製造方法について、図10～図14を参照しながら説明する。なお、実施の形態1のLEDアレイチップ2の製造方法（図4～図7）と同様な部分についての説明は簡略にするにとどめる。また、図10～図14では、LEDアレイチップ302の各構成部分となる素材部分には3000番台の符号付し、その下3桁にはLEDアレイチップ302の対応する構成部分に付した番号を用いることとする。

【0047】

先ず、MOCVD法を用い、図10に示すように、ノンドープSiC基板3304上に、n-AlGa_Nバッファ層3008、n-AlGa_N/Ga_N30周期のDBR層3010、n-GaNクラッド層3012、InGa_N/Ga_Nの多重量子井戸発光層3014、p-GaNクラッド層3016、p-GaNコンタクト層3318をこの順に積層する[工程(a)]。なお、ノンドープSiC基板3304は、実施の形態1と同様、直径2インチ、厚さ300μmの基板である。

【0048】

次に、p-GaNコンタクト層3318上にスパッタリングまたはゾル・ゲル法によってタンタルオキサイド(Ta₂O₅)膜3321を積層した後、さらにその上にレジストを塗布し、ステッパ露光を用いて前記レジストの一部を除去してレジストマスク3050を形成する[工程(b)]。

そして、レジストマスク3050に覆われていない部分のタンタルオキサイド膜3321をエッチングによって除去した[工程(c)]後、当該レジストマスク3050を除去する[工程(d)]。その上に、スパッタリングによってITO膜3323を形成する。これによって、光取り出し効率を改善するための凹凸構造が完成する。

【0049】

次に、ITO膜3323表面にマスク3052を施す。マスキング領域は、ITO膜3323をITO透明電極323（図9参照）として残す領域である。そして、非マスキング領域に対応する部分を、n-GaNクラッド層3012の半ばまでエッチングにより除去する[工程(f)]。これにより、Ti/Au電極24接続面（n側電極形成面）3054が形成されると共に、ITO透明電極323ができる。マスク3052は、次工程に行く前に除去される。

【0050】

続いて、SiC基板上の基板露出部7と分離溝26を形成すべく、これらの形成予定領域以外の領域にマスク3056を施す。当該マスキングの後、SiC基板3304が現れるまでエッチングし、基板露出部7と分離溝26を形成する[工程(g)]。エッチング終了後、マスク3056は、次工程に行く前に除去される。

ITO透明電極323にマスク3057を施した上で、絶縁と表面保護を目的に、スパッタリング等で、絶縁膜であるSi₃N₄膜3028を形成する[工程(h)]。マスク3057上に形成されたSi₃N₄膜（不図示）は、次工程の前に当該マスク3057といっしょに除去される。

【0051】

Ti/Au電極形成予定領域以外の領域にマスク3058を施し、非マスキング領域に対応するSi₃N₄膜3028をエッチングにより除去する[工程(i)]。マスク3058は、次工程に行く前に除去される。

次に、Ti/Au電極24形成予定領域以外の領域にマスク3060を形成し、金属薄膜であるTi/Au膜3024を蒸着により形成して、Ti/Au電極24を形成する[

工程(j)]。マスク3060上に形成されたTi/Au膜124(不図示)は、次工程に行く前に、当該マスク3060と一緒に除去される。

【0052】

スルーホール342およびスルーホール346を形成すべく、当該スルーホール形成予定領域以外の領域にマスク3062を施す。マスクング後、エッチングによって深さ100 μ mの孔3061を形成し、当該孔に無電解メッキなどでPtを充填する[工程(k)]。マスク3062は、次工程行く前に除去される。既述したように、ここで掘り下げる孔3061は、実施の形態1の孔61(図6参照)よりも浅くてよい。その結果、当該エッチング工程の時間的短縮が図られる。

【0053】

ブリッジ配線30, 40, 44を形成する。ブリッジ配線形成予定表面以外の表面にマスク3064形成したのち、金属薄膜であるTi/Pt/Au膜を蒸着によって形成する。これによって、Ti/Pt/Au膜からなるブリッジ配線30, 40, 44(44は不図示)が形成される[工程(l)]。マスク3064上に形成されたTi/Pt/Au膜(不図示)は、次工程に行く前に、当該マスク3064と一緒に除去される。

【0054】

SiC基板3304下面を研磨して厚み150 μ mに調整する[工程(m)]。

続いて、蛍光体膜48を形成すべく、 $(Sr, Ba)_2SiO_4:Eu^{2+}$ の黄色蛍光体粉末とSiO₂の微粒子とを分散させたシリコンを、前記基板露出部7および各LED306を覆うように印刷によって塗布し、加熱硬化させる。加熱硬化の後、当該蛍光体膜3048を厚みが50 μ mになるまで研磨する[工程(n)]。研磨による厚み調整の目的は、実施の形態1の場合と同じである。

【0055】

次に、蛍光体膜3048側に高分子フィルムからなるダイシングシート3066を貼着する[工程(o)]。

そして、SiC基板3304裏面をV型ブレード(不図示)で研磨して、V字溝を入れ、前記切除部304a(304b)を創出する[工程(p)]。この際に、前記スルーホール342(346)がSiC基板3304裏面側から露出する。

SiC基板3304裏面に、前記給電端子336, 338を形成すべく、当該給電端子336, 338形成予定表面以外のSiC基板3304裏面にマスク(不図示)形成したのち、金属薄膜であるTi/Pt/Au膜を蒸着によって形成する。これによって、Ti/Pt/Au膜からなる給電端子336, 338が形成される。前記マスク上に形成されたTi/Pt/Au膜(いずれも不図示)を当該マスクと一緒に除去した後、最後に、ダイシングによって個々のLEDアレイチップに分離して[工程(Q)]、LEDアレイチップ302(図8参照)が完成する。

(実施の形態3)

実施の形態1、2では、LEDアレイチップ全体におけるアノード電極、カソード電極とSiC基板裏面に形成された一対の給電端子とを電氣的に接続する導電部材の一部を、SiC基板に形成したスルーホールで構成した。これに対し、実施の形態3では、スルーホールに代えて、SiC基板側面に付着させた導電性膜で前記導電部材の一部を構成することとした。この点、および、SiC基板における切除部を設けない点以外は、実施の形態3に係るLEDアレイチップ402は、基本的に、実施の形態2のLEDアレイチップ302と同じ構成である。したがって、共通部分には実施の形態2と同じ符号を付してその説明は省略するか簡単に言及するにとどめ、上記異なる部分を中心に説明する。

【0056】

LEDアレイチップ402の平面図を図15(a)に、下面図を図15(b)に示す。なお、図15(a)も図1(b)と同様、蛍光体膜48を除去した状態を表している。

図15(a)に示すように、実施の形態1、2と同様、SiC基板404の上面には、LED306が、マトリックス状に形成されている。

図15(b)に示すように、SiC基板404の裏面には、給電端子436、438が

形成されている。

【0057】

図16(a)に、図15(a)におけるE-E線断面図を、図16(b)に同F-F線断面図を示す。

図16(a)に示すように、LEDアレイチップ402では、LEDアレイチップ402全体のカソード電極32と接続されたブリッジ配線440がSiC基板404の端縁404aまで延設されている。また、図16(b)に示すように、LEDアレイチップ402全体のアノード電極334と接続されたブリッジ配線444がSiC基板404の端縁404bまで延設されている。

【0058】

そして、図16(a)に示すように、ブリッジ配線440と給電端子436とが、SiC基板404の側面に形成された導電性膜であるAuメッキ膜からなる側面配線441によって電氣的に接続されている。また、図16(b)に示すように、ブリッジ配線444と給電端子438とが、SiC基板404の側面に形成された導電性膜であるAuメッキ膜からなる側面配線445によって電氣的に接続されている。両側面配線441、445は、SiC基板404上面に周り込むように延設されていて、これにより、側面配線441・ブリッジ配線440間、および側面配線445・ブリッジ配線444間の電氣的な接続をより確実なものとしている。

【0059】

したがって、給電端子436、438から、直列接続された35個のLED306に給電することができる。

上記の構成からなるLEDアレイチップ402の製造方法について、図17～図20を参照しながら説明する。

LEDアレイチップ402の製造方法(製造工程)は、(i)スルーホールを形成しない点、(ii)LEDアレイチップ全体のアノード電極、カソード電極と接続される2個のブリッジ配線のパターンが若干異なる点、(iii)少なくとも側面配線441、445がSiC基板404上面に回り込む領域には蛍光体膜を形成しない点、の3点を除いて、基本的に実施の形態2のLEDアレイチップ302の製造方法と図13に示す工程(o)までは同様である。したがって、それまでの製造工程の説明は省略し、これ以降の工程について説明する。

【0060】

上記工程(o)に相当する工程の終了時点における断面図を図17(a)に示す。

この時点で、SiC基板4404の片面(半導体多層膜形成面)上における半導体プロセスは終了しており、各LEDアレイチップとなる部分(以下、当該部分を「チップ素体」という。)がマトリックス状に形成されている。また、蛍光体膜3048には、第1のダイシングシート3066が貼着されている。

【0061】

図19(a)は、ウエハ4050をSiC基板4404裏面側から見た図である。なお、図19(a)において上記第1のダイシングシート3066(図17(a))の図示は省略している。図19(a)において、破線で示すように、チップ素体4052がマトリックス状に形成されている。

上記のようなウエハ4050から、図19(b)に示すように、チップ素体4052を1列ずつ切り離す。切り離しは、図17(b)に示すように通常のダイシング工程と同様、ダイシングブレードDBを用いて行う。

【0062】

切り離された1列分(以下、「チップ素体列4054」という。)を図19(c)に示す。チップ素体列4054において、各チップ素体4052は、そのブリッジ配線440、444(図15参照)の一端部が、短冊状をしたチップ素体列4054の長辺の端縁側となっている。換言すると、このような位置関係になるような方向でウエハ4050からチップ素体列4050を切り離す。

【0063】

切り離したチップ素体列4054は、第1のダイシングシート3066から剥がして、一本ずつ別のダイシングシート（第2のダイシングシート）4056に貼着する。このとき、図20（b）に示すように、蛍光体膜3048側を第2のダイシングシート4056に貼着する。なお、図20（b）は、チップ素体列4054の拡大図である図20（a）におけるG-G線に沿って切断した簡略断面図である。

【0064】

この状態で、SiC基板4404の基板裏面にマスク4058を形成する。形成領域は、給電端子436、438（図16参照）形成予定面以外の領域である。したがって、マスク4058は、チップ素体列4054の長手方向に延びる帯状のものが幅方向中央に形成されることとなる。なお、マスク4058は、ウエハ4050自体に形成することとしても構わない。すなわち、ウエハ4050をチップ素体列4054に切り離す前に、当該ウエハ4050裏面の所定領域にマスク4058をストライプ状に形成することとしても構わない。

【0065】

上記マスキング後、マスク4058から露出した部分のSiC基板4404表面に、電子ビーム蒸着等によりTi/Au薄膜の下地（不図示）を形成した後、メッキによってAuメッキ膜を形成する。これによって、図18に示すように、給電端子4436、4438および側面配線4441、4445が形成される。

マスク4058表面に付着したAuメッキ膜（不図示）を当該マスク4058と一緒に除去した後、ダイシングブレード（不図示）を用い、図20（c）に示すように、個々のLEDアレイチップに分離して、LEDアレイチップ402（図15）が完成する。

（実施の形態4）

図21は、実施の形態1に係るLEDアレイチップ2を組み込んだ、照明モジュールである白色LEDモジュール200（以下、単に「LEDモジュール200」と言う。）の外観斜視図である。なお、LEDのジュール200に組み込むLEDアレイチップは、実施の形態2に係るLEDアレイチップ302（図8等）でも、実施の形態3に係るLEDアレイチップ402（図15等）でも構わないのであるが、ここでは、実施の形態1のLEDアレイチップ2を例にして説明する。なお、LEDモジュール200は、後述する照明器具240（図24）に装着されて用いられるものである。

【0066】

LEDモジュール200は、直径5cmの円形をしたAlN（窒化アルミ）からなる、実装基板であるセラミックス基板202と3個のガラス製レンズ204、206、208を有している。セラミックス基板202には、照明器具240に取り付けるためのガイド凹部210や、照明器具240からの給電を受けるための端子212、214が設けられている。

【0067】

図22（a）はLEDモジュール200の平面図を、図22（b）は図22（a）におけるC-C線断面図を、図22（c）は図22（b）におけるD部拡大図をそれぞれ示している。

図22（a）、（b）に示すように、セラミックス基板202の中央には、照明器具240に取り付ける際のガイド孔（貫通孔）216が開設されている。また、セラミックス基板202の下面には、放熱特性を改善するために金メッキ217が施されている。

【0068】

図22（a）において円形に見える各レンズ204、206、208の中心に対応するセラミックス基板202上に、LEDアレイチップ2が1個ずつ（全部で3個）実装されている。

セラミックス基板202は、厚さ0.5mmでAlNを主材料とする2枚のセラミックス基板201、203が積層されてなるセラミックス基板である。なお、セラミックス基板の材料としては、AlN以外に、Al₂O₃、BN、MgO、ZnO、SiC、ダイヤモンド

ンドなどが考えられる。

【0069】

LEDアレイチップ2は、下層のセラミックス基板201に、前記給電端子36、38（図2、図3（c）参照）側を当該基板側に向けて実装されている。上層のセラミックス基板203には、LEDアレイチップ2を実装する空間を創出するテーパ状の貫通孔215が開設されている。すなわち、セラミックス基板202は、内径が開口部に向かって広がる凹部を有し、LEDアレイチップ2は、当該凹部の底部に実装されている。なお、上記凹部を創出する貫通孔の（断面）形状は、上記したテーパ状に限らず、例えば、碗状であってもよい。

【0070】

また、上層のセラミックス基板203に開設された前記貫通孔215の側壁および当該セラミックス基板203の上面には略一様な厚みのアルミ反射膜219が付着されていて、これによって反射鏡（反射孔）が構成されている。なお、前記貫通孔215は、LEDアレイチップ2の側方から発せられた白色光が、貫通孔215の側壁部分のアルミ反射膜219によってセラミックス基板203の主表面と略直交する方向に反射するような形状に形成（設計）されている。

【0071】

LEDアレイチップ2の各実装位置に対応するセラミックス基板201上面には、図23（b）に示すような、カソードパッド218とアノードパッド220とが形成されている。両パッドには、銅（Cu）の表面に、ニッケル（Ni）めっき、ついで、金（Au）めっきを行なったものが用いられている。LEDアレイチップ2は、上記したようにSiC基板4を下方に向けた状態で実装される。このとき、給電端子36とカソードパッド218が、給電端子38とアノードパッド220とがハンダによって接合される。なお、ハンダによらず、金バンプや銀ペーストによって接合しても構わない。

【0072】

ここで、実装されるLEDアレイチップ2は、それ自身が蛍光体膜を有するものである。これによれば、実装基板にベアチップを搭載した後に蛍光体膜を付加する前記従来の白色LEDの有する問題が解消される。すなわち、LEDアレイチップ2は、既に形成されている反射孔中に実装可能であり、実装状態で、ベアチップの周囲のみに蛍光体が形成されている状態が実現できる。したがって、実装基板として、半導体発光装置と反射孔との相対位置精度を確保しやすい反射面付きプリント配線板を採用することができると共に、反射孔を可能な限り半導体発光装置に近づけたコンパクトなものとすることが可能となる。その結果、半導体発光装置からの光の集光率の向上と、照明モジュールの小型化を図ることができる。

【0073】

また、実装に供されるLEDアレイチップは、実装前に実施される色むら等の光学的特性検査に合格したものである。すなわち、本実施の形態によれば、LEDアレイチップ自体が蛍光体膜を有しており、白色光を発することができるので、当該LEDアレイチップの実装前に上記光学的特性検査を実行することが可能なり、当該光学的特性に起因して、LEDモジュールが不良品（規格外）となることを未然に防止することができるのである。その結果、完成品（LEDモジュール）の歩留まりが向上することとなる。

【0074】

レンズ204、206、208は、セラミックス基板203に重ねて接着剤221を介して貼着されている。当該接着剤としてはシリコン樹脂やエポキシ樹脂などを用いることができる。

3個のLEDアレイチップ2は、セラミックス基板201上面に形成された配線パターンによって、並列に接続されている。

【0075】

図23（a）は、レンズ204、206、208を取り除いた状態のLEDモジュール200の平面図である。ここで、3個のLEDアレイチップ2を、符号A、B、Cを付し

て区別することとする。

LEDアレイチップ2A, 2B, 2C各々の実装位置のセラミックス基板201表面には、上述したようにアノードパッド220とカソードパッド218(図23(b))が配されている。

【0076】

そして、各LEDアレイチップ2A, 2B, 2Cと接続されたアノードパッド220は、配線パターン236を介して電氣的に接続されており、配線パターン236の端部は、スルーホール237を介して、正極端子212と接続されている。一方、各LEDアレイチップ2A, 2B, 2Cと接続されたカソードパッド218は、配線パターン238を介して電氣的に接続されており、配線パターン238の端部は、スルーホール239を介して、負極端子214と接続されている。すなわち、配線パターン236、238によって、LEDアレイチップ2A, 2B, 2Cは、並列に接続されている。

【0077】

上記のように構成されたLEDモジュール200は、照明器具240に取り付けられて使用される。LEDモジュール200と照明器具240とで照明装置242が構成される。

図24(a)に、照明装置242の概略斜視図を、図24(b)に、照明装置242の底面図をそれぞれ示す。

【0078】

照明器具240は、例えば、室内の天井等に固定される。照明器具240は、商用電源からの交流電力(例えば、100V、50/60Hz)を、LEDモジュール200を駆動するのに必要な直流電力に変換する電源回路(不図示)を備えている。

図25を参照しながら、LEDモジュール200の照明器具240への取り付け構造について説明する。

【0079】

照明器具240は、LEDモジュール200がはめ込まれる円形凹部244を有している。円形凹部244の底面は、平坦面に仕上げられている。円形凹部244の内壁の開口部寄り部分には、雌ねじ(不図示)が切られている。また、当該雌ねじと底面との間における内壁から、フレキシブルな給電端子246, 248と、ガイド片230とが突出されている。なお、給電端子246が正極、給電端子248が負極である。さらに、円形凹部244の底面中央にはガイドピンが立設されている。

【0080】

LEDモジュール200を照明器具240へ取り付けるための部材として、シリコンゴム製のOリング254とリングねじ256とが備えられている。リングねじ256は略矩形断面を有するリング状をしており、その外周には、不図示の雄ねじが形成されている。また、リングねじ256は、その周方向の一部が切り欠かれてなる切欠き部258を有している。

【0081】

続いて、取り付け手順について説明する。

まず、LEDモジュール200を、円形凹部244にはめ込む。このとき、LEDモジュール200のセラミックス基板202が、給電端子246, 248と円形凹部244の底面との間に位置すると共に、ガイド孔216にガイドピン252が挿入され、ガイド凹部210とガイド片230とが係合するようにはめ込む。ガイド孔216とガイドピン252とで、LEDモジュール200の円形凹部244に対するセンターの位置合わせがなされ、ガイド凹部210とガイド片230とで、正極端子212、負極端子214と対応する給電端子246, 248との位置合わせがなされる。

【0082】

LEDモジュール200がはめ込まれると、Oリング254を装着した後、リングねじ256を円形凹部244にねじ込んで固定する。これにより、正極端子212と給電端子246、負極端子214と給電端子248とが密着し、電氣的に確実に接続されること

となる。また、セラミックス基板 202 のほぼ全面と円形凹部 244 の平坦な底面とが密着することとなり、LED モジュール 200 で発生した熱を照明器具 240 へ効果的に伝達し、LED モジュール 200 の冷却効果が向上することとなる。なお、LED モジュール 200 の照明器具 240 への熱伝達効率をさらに上げるため、セラミックス基板 202 と円形凹部 244 の底面にシリコングリスを塗布することとしてもよい。

【0083】

上記の構成からなる照明装置 242 において、商用電源から給電がなされると、前述したように、各 LED アレイチップ 2 における青色 LED 6 からは青色光が発せられる。青色光の一部は蛍光体膜 48 中の蛍光体によって黄色光に変換される。そして青色光と黄色光が混色されて白色光が合成される。合成された白色光は、レンズ 204, 206, 208 を介して放射される。

【0084】

各 LED モジュール 200 に対し 150 mA の電流を流したときの際の全光束は 800 lm、中心光度は 1500 cd であった。また、その発光スペクトルは、図 26 に示す通りであった。

ここまでは、半導体発光装置を照明モジュールや照明装置等の照明用途に用いる例を紹介してきたが、これに限らず、本発明に係る半導体発光装置は表示用途に用いることができる。すなわち、本発明に係る半導体発光装置を表示素子の光源として利用しても構わない。表示素子としては、例えば、LED チップをパッケージングしてなる表面実装型 (SMD) LED が挙げられる。表面実装型 LED は、例えば、セラミックス基板上に半導体発光装置 (LED チップ) をマウントし、当該半導体発光装置を透明のエポキシ樹脂で封止した構造を有するものである。

【0085】

表面実装型 LED は、単体であるいは複数個同時に使用される。単体で使用される例としては、テレビやビデオ、エアコンといった家電製品のリモコンに搭載される場合や、あるいは当該家電製品の電源ランプとして用いられる場合等がある。複数同時に使用される例としては、文字、数字、記号等を表示するドット・マトリックス表示装置の各ドットとして用いられる場合が挙げられる。

【0086】

以上、本発明を実施の形態に基づいて説明してきたが、本発明は上記形態に限らないことは勿論であり、例えば、以下のような形態とすることも可能である。

(1) 上記実施の形態では、多層膜除去部は、半導体多層膜を全層に渡って除去してなるものであったが (図 4 工程 (c) 参照)、半導体多層膜の除去範囲は、全層に限らない。例えば、実施の形態 1 でいうと、最外層 (n -Ga N コンタクト層 118) から、少なくとも、発光層 114 と Si C 基板 104 との間に存する導電型層 (n -Ga N クラッド層 112) までは除去されれば足りるのである。少なくとも上記範囲で除去することにより、前記最外層主面のみならず半導体多層膜の当該多層膜除去部に面した側面にも相当の厚みで蛍光体膜を形成することが可能となり、上述した色むらを抑制することが可能となるからである。

(2) 上記実施の形態では、 n -AlGa N バッファ層～ p -Ga N コンタクト層からなる半導体多層膜の結晶成長のベースとなる基板に Si C 基板を用いた。これは、Si C 基板は、銅やアルミと同等以上の高い熱伝導率を有しているため、発光層で生じた熱を、LED アレイチップが実装されているプリント配線板であるセラミックス基板に効果的に放散させることができるからである。したがって、Si C 基板の代わりに、同様に高い熱伝導率を有する Al N 基板、Ga N 基板、BN 基板、Si 基板、ダイヤモンド基板を用いてもよい。

【0087】

あるいは、熱伝導率は少し劣るが、本発明を実施する上では、一般的に用いられているサファイヤ基板を用いても構わない。

(3) 上記実施の形態では、一の LED アレイチップを 35 個の LED (発光素子) で構

成し、略2mm角のサイズにしたが、LEDアレイチップを構成するLED（発光素子）の数と当該LEDアレイチップのサイズはこれに限定するものではない。任意の個数のLED（発光素子）でLEDアレイチップを構成することが可能である。

【0088】

また、アレイとせずに、1個のLED（発光素子）で一LEDチップを構成することとしても構わない。この場合には、例えば、実施の形態1でいえば、上記した図4に示す製造工程（c）において各LED取り囲むように基板露出部を形成し、LED毎にSiC基板裏面に2個の給電端子を形成し、LED毎に2個のスルーホールを形成することとなる。

（4）上記実施の形態では、蛍光物質を分散させたシリコン樹脂によって蛍光体膜を形成することとしたが、シリコン樹脂に代えて低融点ガラスを用いてもよい。あるいは、蛍光物質を添加したガラスをゾル・ゲル法により合成し、蛍光体膜を形成することとしても構わない。ガラスは一般的に樹脂と比較して熱や紫外線に対して強いので、ガラスを用いることによって、将来におけるLED（アレイ）チップのさらなる高出力化への対応を可能にし、実装時の高温プロセスにおける耐熱性を向上させることができる。

（5）上記実施の形態では、照明モジュールを構成する半導体発光装置として、白色LEDアレイチップ2、302または402を用いたが、これら以外に、例えば、特許第3399440号公報に開示されているシリコンサブマウント方式の白色LEDチップを用いても構わない。この場合、（i）LEDベアチップよりもシリコンサブマウントの方が大きく、（ii）実装基板にワイヤーボンディングパッドが必要となるので、上述した実施の形態の場合よりも、反射孔の径が大きくなって集光率が少し下がったり、また、多数個を実装する場合の実装密度が若干低下するといった可能性はあるものの、上述した実施の形態の場合と同様、反射面付きプリント配線板に実装することができる。

【産業上の利用可能性】

【0089】

以上説明したように、本発明に係る半導体発光装置は、照明分野などに好適に利用可能である。

【図面の簡単な説明】

【0090】

【図1】（a）は、実施の形態1に係るLEDアレイチップの斜視図である。（b）は、当該LEDアレイチップの平面図である。

【図2】実施の形態1に係るLEDアレイチップの一部断面図である。

【図3】（a）は実施の形態1に係るLEDアレイチップの下面図である。（b）は当該LEDアレイチップにおける一のLEDを示す平面図である。（c）は、当該LEDアレイチップ内の接続図である。

【図4】実施の形態1に係るLEDアレイチップの製造方法を説明するための図である。

【図5】実施の形態1に係るLEDアレイチップの製造方法を説明するための図である。

【図6】実施の形態1に係るLEDアレイチップの製造方法を説明するための図である。

【図7】実施の形態1に係るLEDアレイチップの製造方法を説明するための図である。

【図8】実施の形態2に係るLEDアレイチップの斜視図である。

【図9】実施の形態2に係るLEDアレイチップの一部断面図である。

【図10】実施の形態2に係るLEDアレイチップの製造方法を説明するための図である。

【図11】実施の形態2に係るLEDアレイチップの製造方法を説明するための図である。

【図12】実施の形態2に係るLEDアレイチップの製造方法を説明するための図である。

ある。

【図13】実施の形態2に係るLEDアレイチップの製造方法を説明するための図である。

【図14】実施の形態2に係るLEDアレイチップの製造方法を説明するための図である。

【図15】(a)は、実施の形態3に係るLEDアレイチップの平面図である。(b)は実施の形態3に係るLEDアレイチップの下面図である。

【図16】実施の形態3に係るLEDアレイチップの一部断面図である。

【図17】実施の形態3に係るLEDアレイチップの製造方法を説明するための図である。

【図18】実施の形態3に係るLEDアレイチップの製造方法を説明するための図である。

【図19】実施の形態3に係るLEDアレイチップの製造方法を説明するための図である。

【図20】実施の形態3に係るLEDアレイチップの製造方法を説明するための図である。

【図21】LEDモジュールの斜視図である。

【図22】(a)は、LEDモジュールの平面図である。(b)は、(a)におけるC-C線断面図である。(c)は、(b)におけるD部拡大図である。

【図23】(a)は、LEDモジュールにおいて、レンズを取り除いた状態を示す図である。(b)は、LEDモジュールを構成するセラミックス基板上に形成されるパッドパターンを示す図である。

【図24】(a)は、照明装置を示す斜視図である。(b)は、上記照明装置の下面図である。

【図25】照明装置の分解斜視図である。

【図26】照明装置の発光スペクトルを示す図である。

【図27】従来技術を説明するための図である。

【図28】従来技術を説明するための図である。

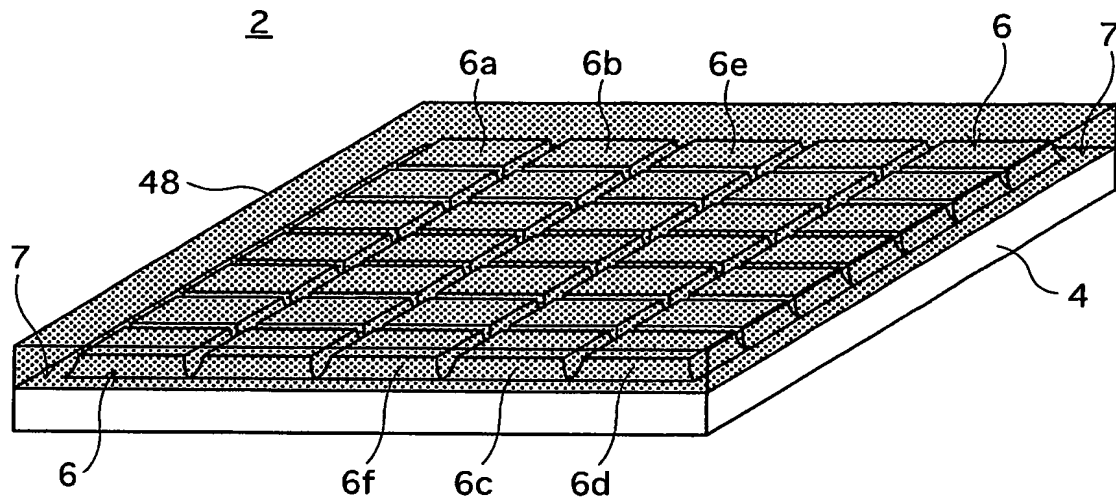
【符号の説明】

【0091】

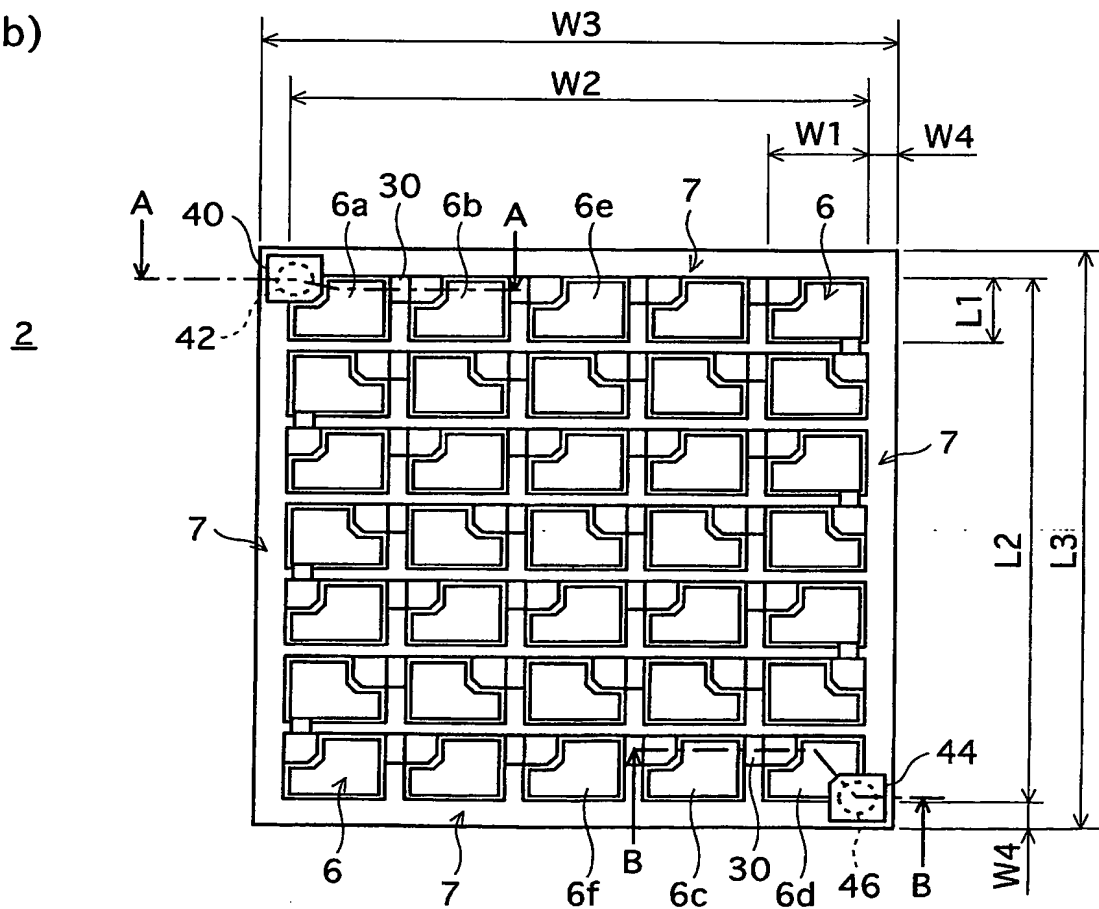
- 2、302、402 LEDアレイチップ
- 4、304、404 SiC基板
- 6、306 LED
- 14 発光層
- 22、323 各LEDのアノード電極
- 24 各LEDのカソード電極
- 26 分割溝
- 30 ブリッジ配線
- 32 LEDアレイチップ全体のカソード電極
- 34、334 LEDアレイチップ全体のアノード電極
- 36、38、336、338、436、438 給電端子
- 40、44、440、444 ブリッジ配線
- 42、46、342、346 スルーホール
- 48 蛍光体膜
- 200 白色LEDモジュール
- 202 セラミックス基板
- 242 照明装置
- 441、445 側面配線

【書類名】 図面
【図 1】

(a)

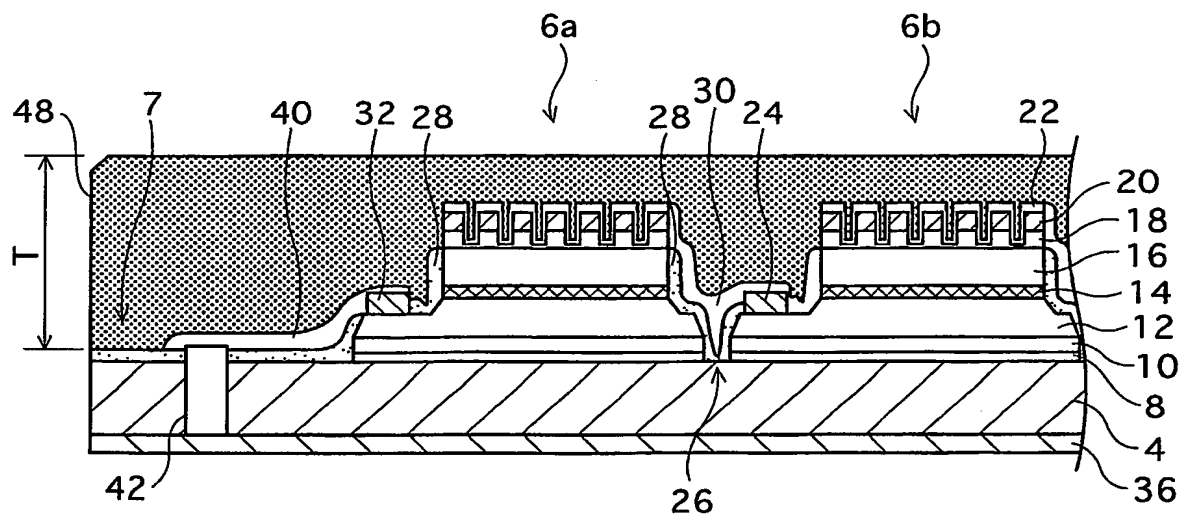


(b)

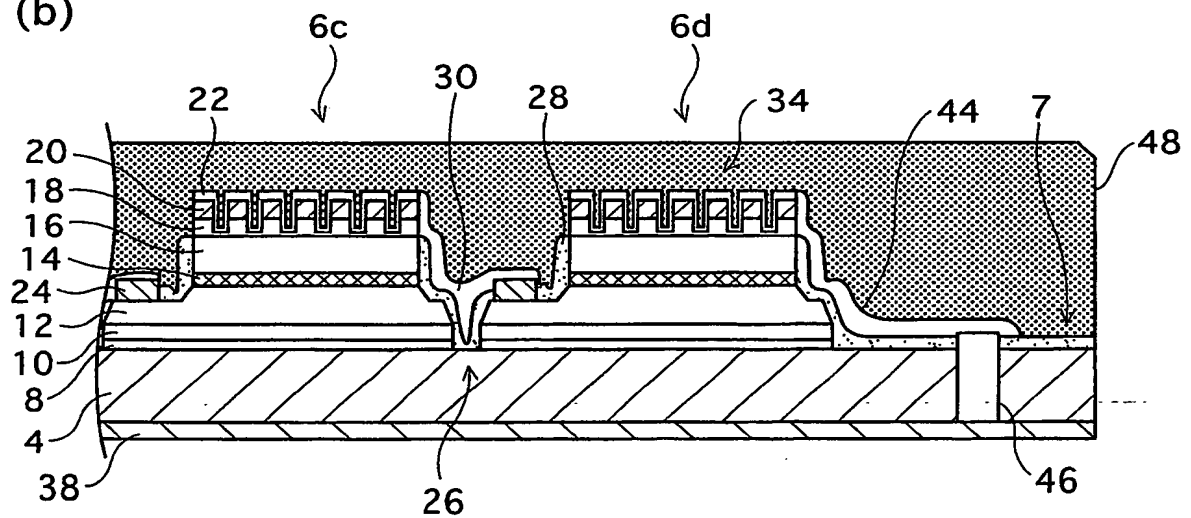


【図 2】

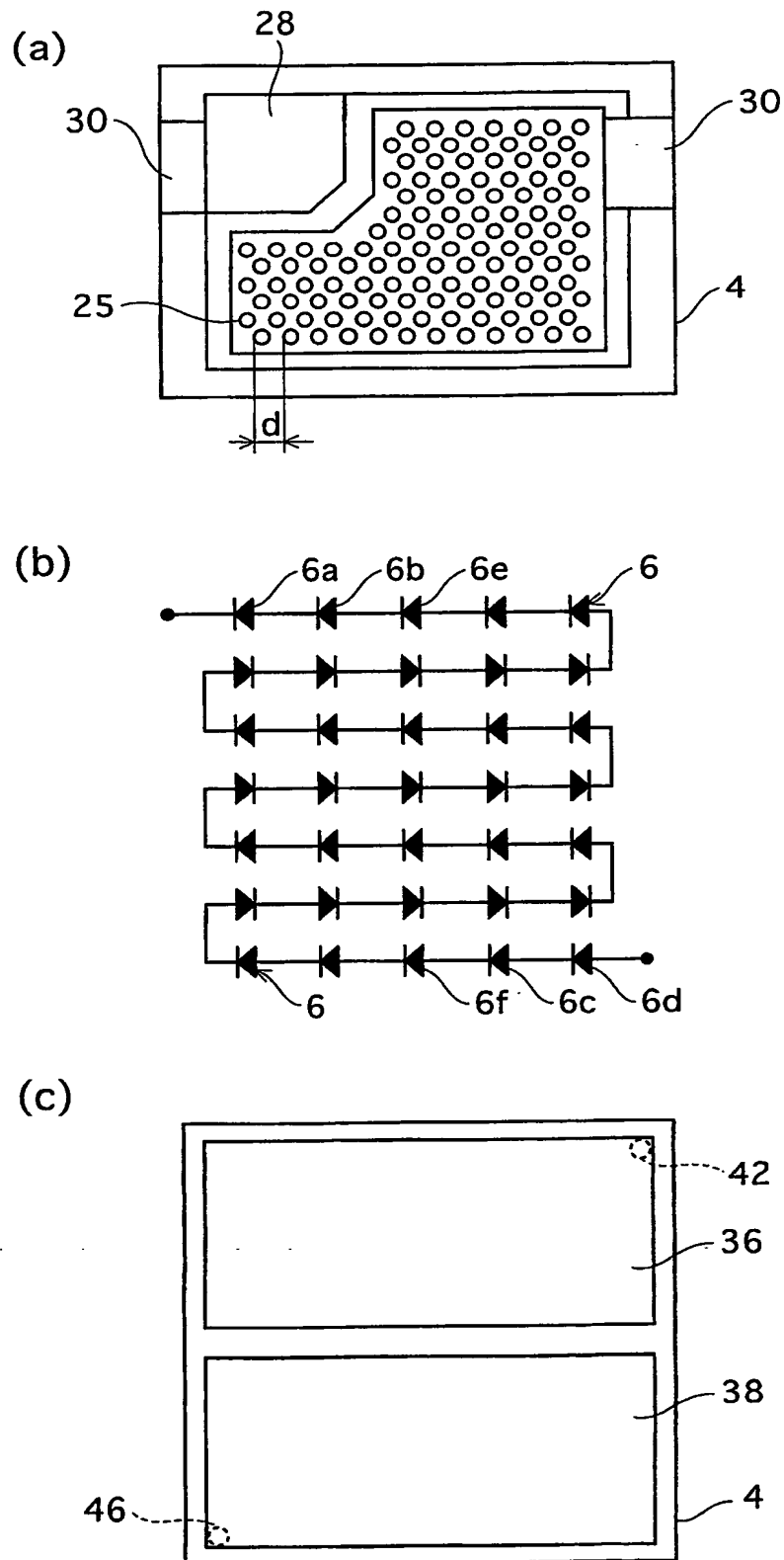
(a)



(b)

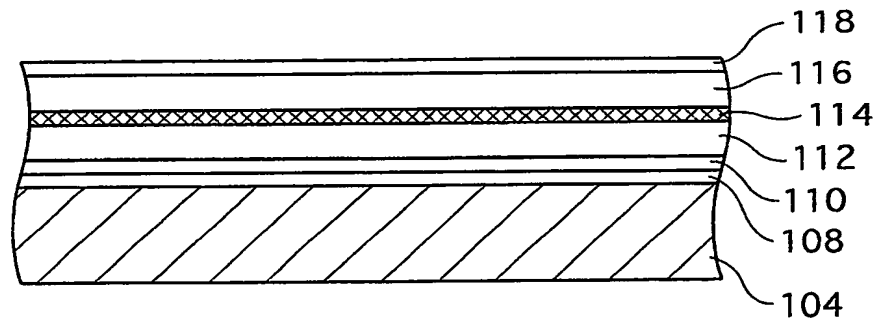


【図 3】

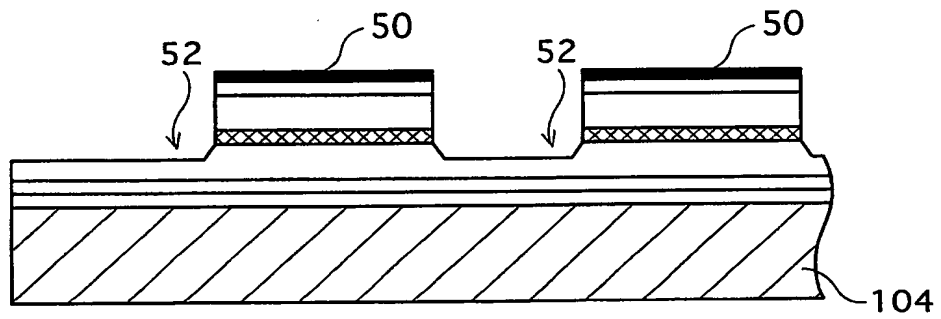


【図 4】

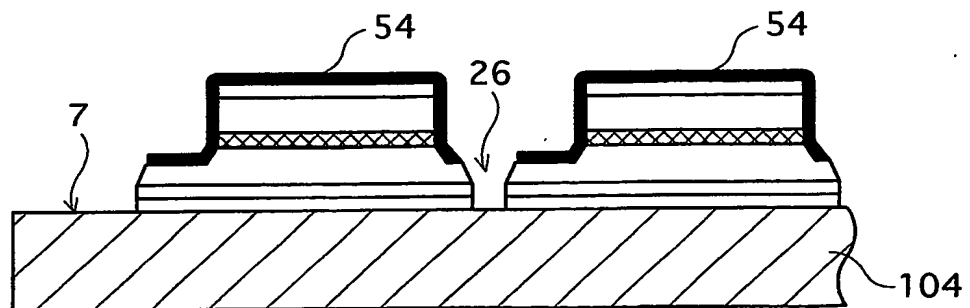
(a)



(b)

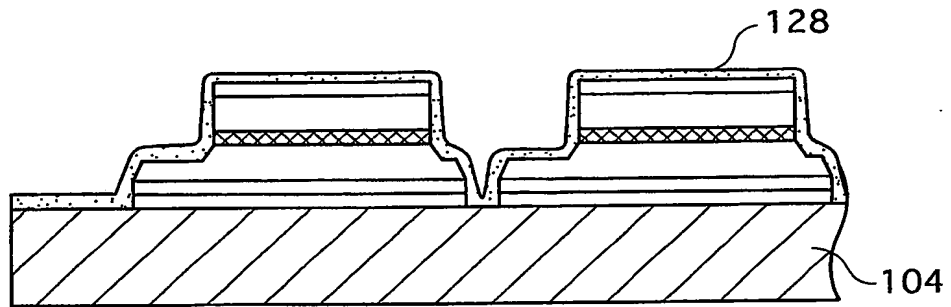


(c)

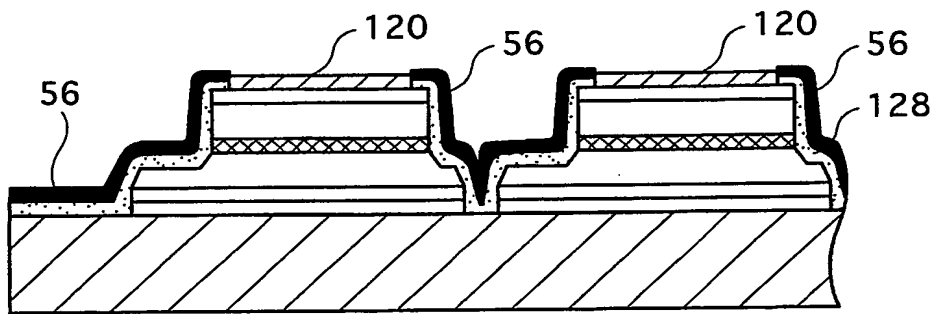


【図 5】

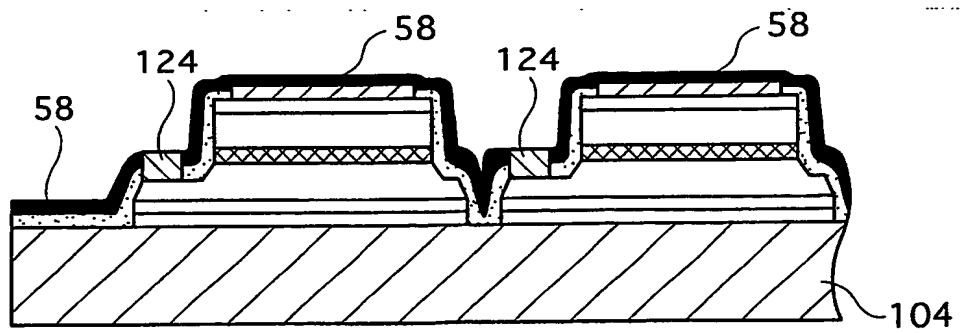
(d)



(e)

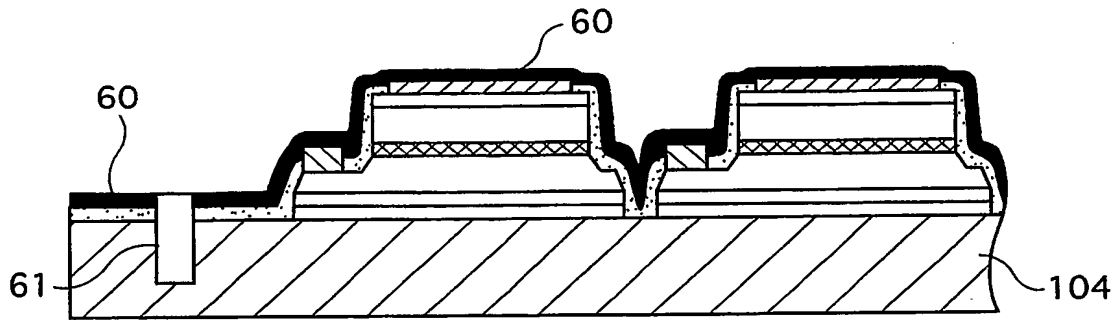


(f)

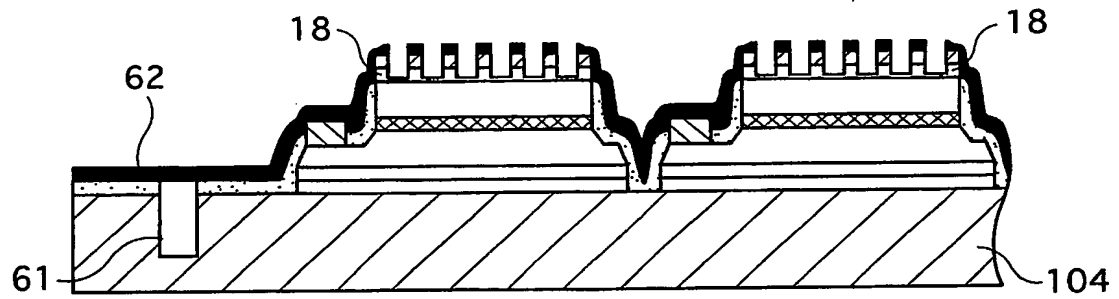


【図 6】

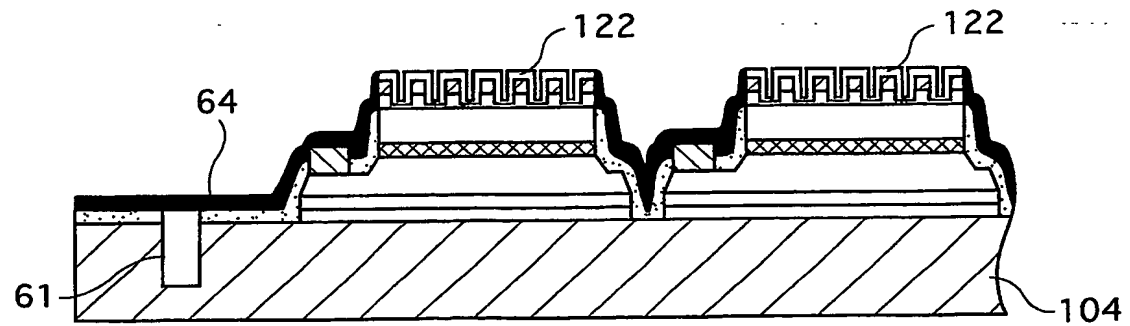
(g)



(h)

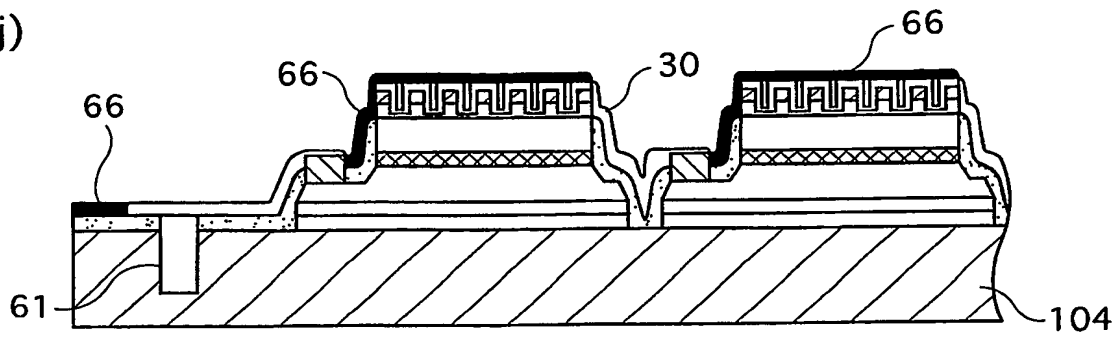


(i)

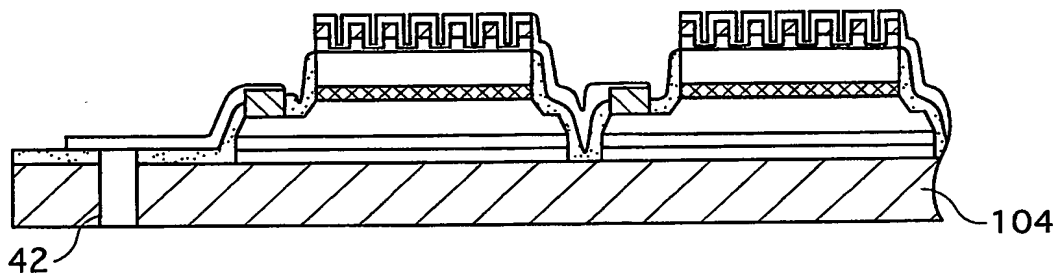


【図 7】

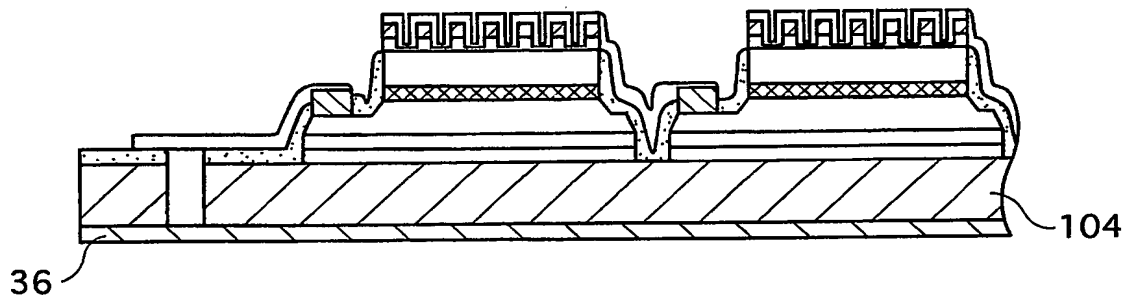
(j)



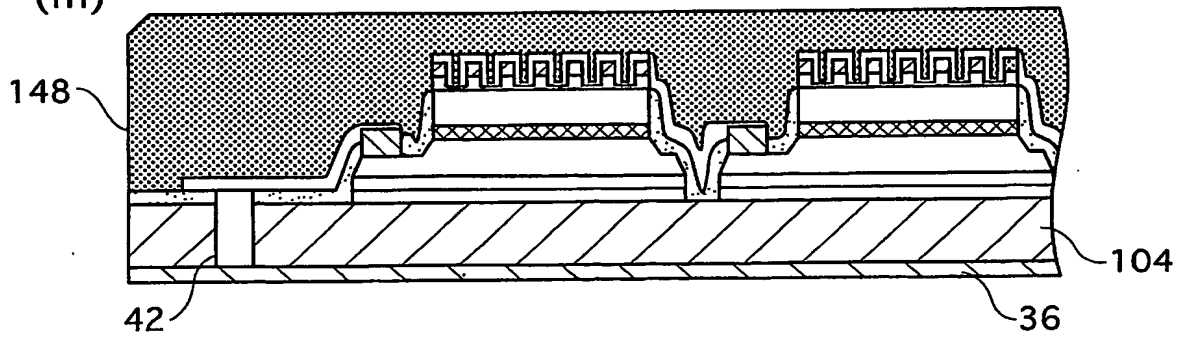
(k)



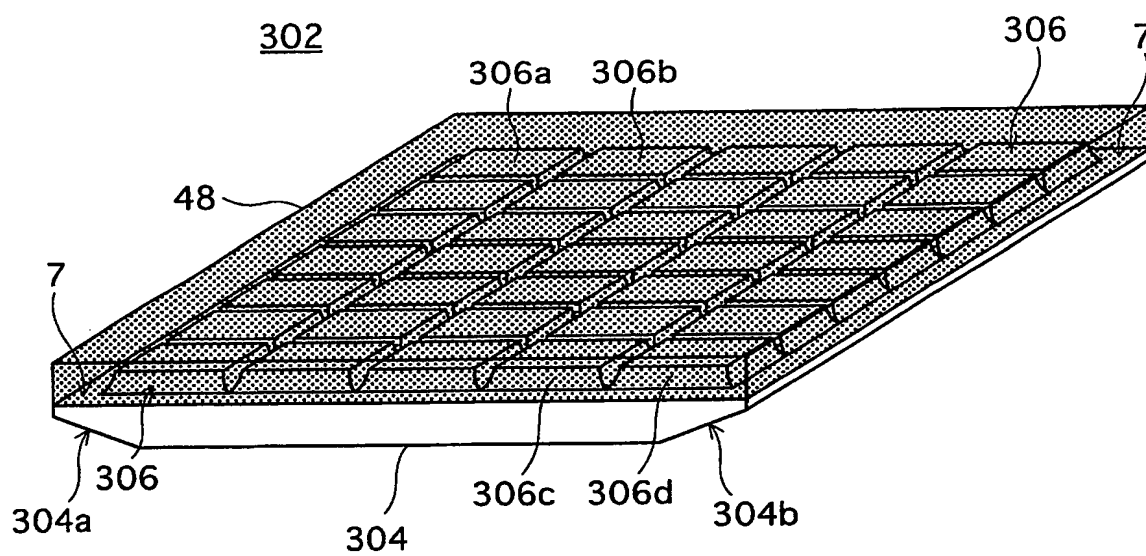
(l)



(m)

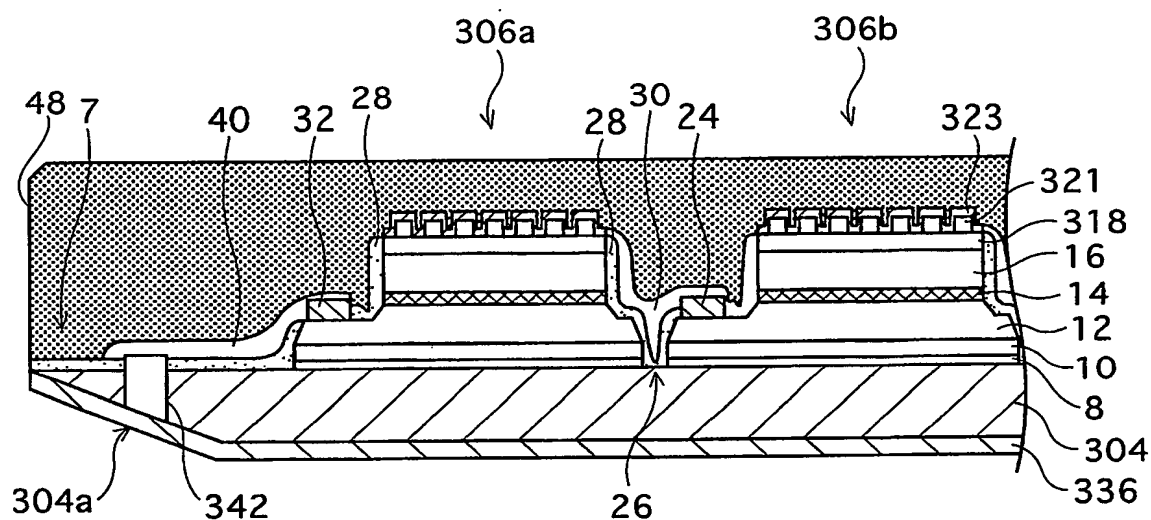


【図 8】

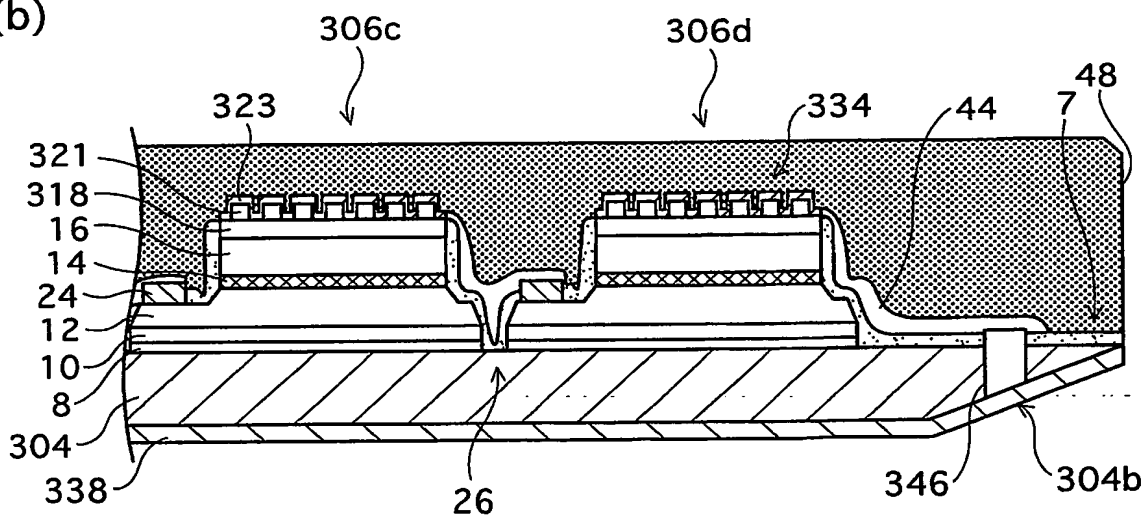


【図 9】

(a)

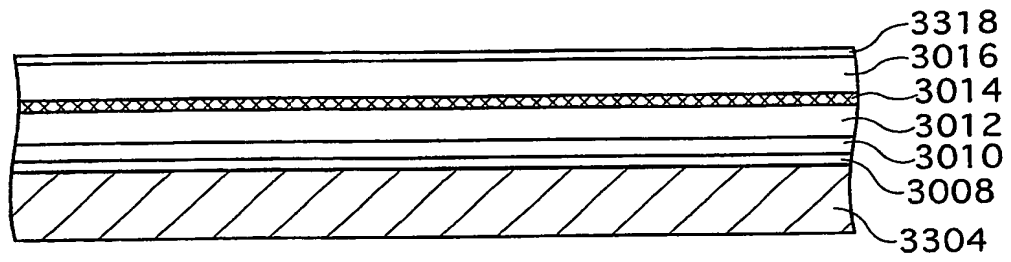


(b)

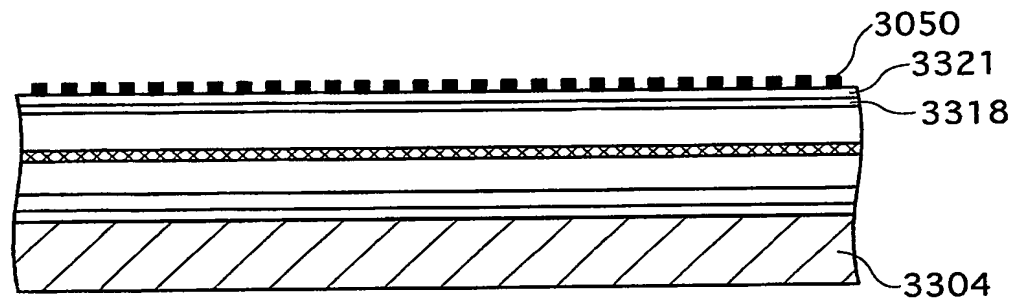


【図 10】

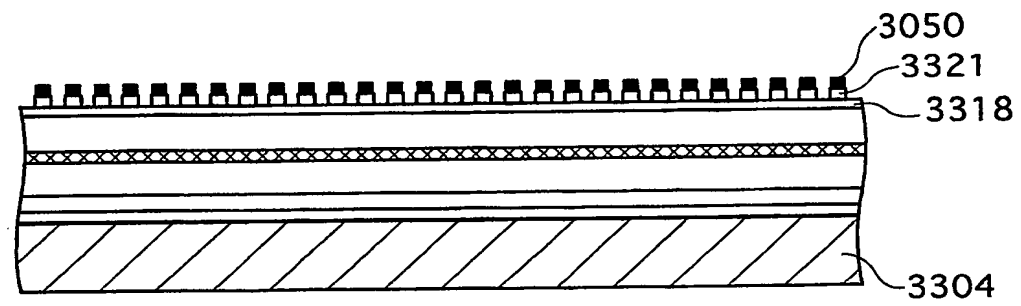
(a)



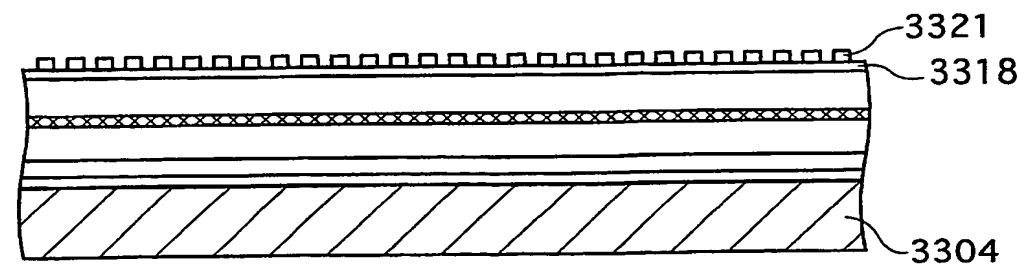
(b)



(c)

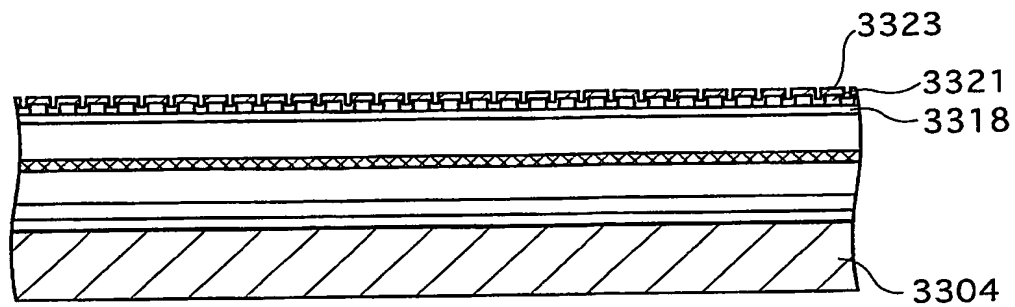


(d)

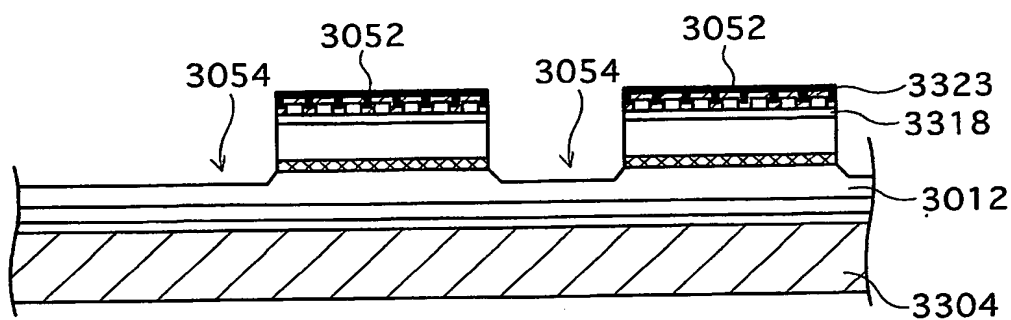


【図 11】

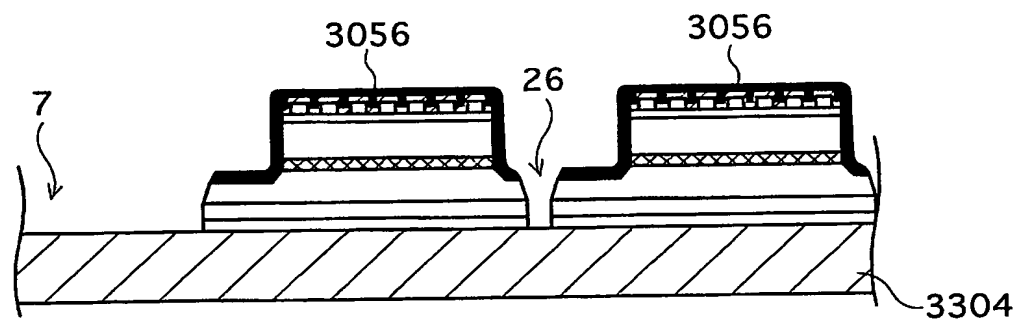
(e)



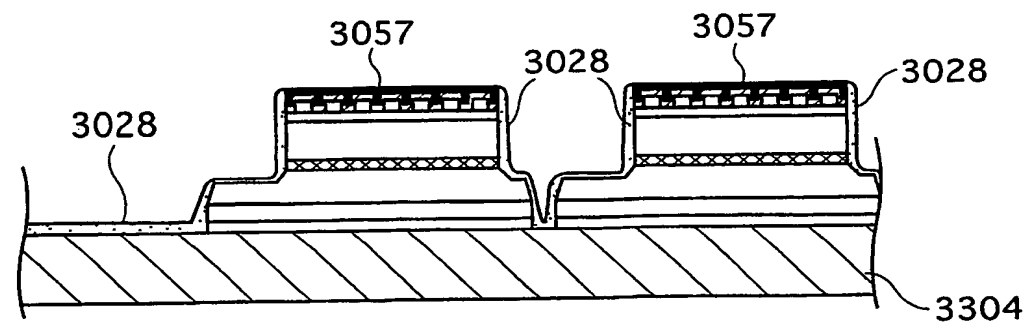
(f)



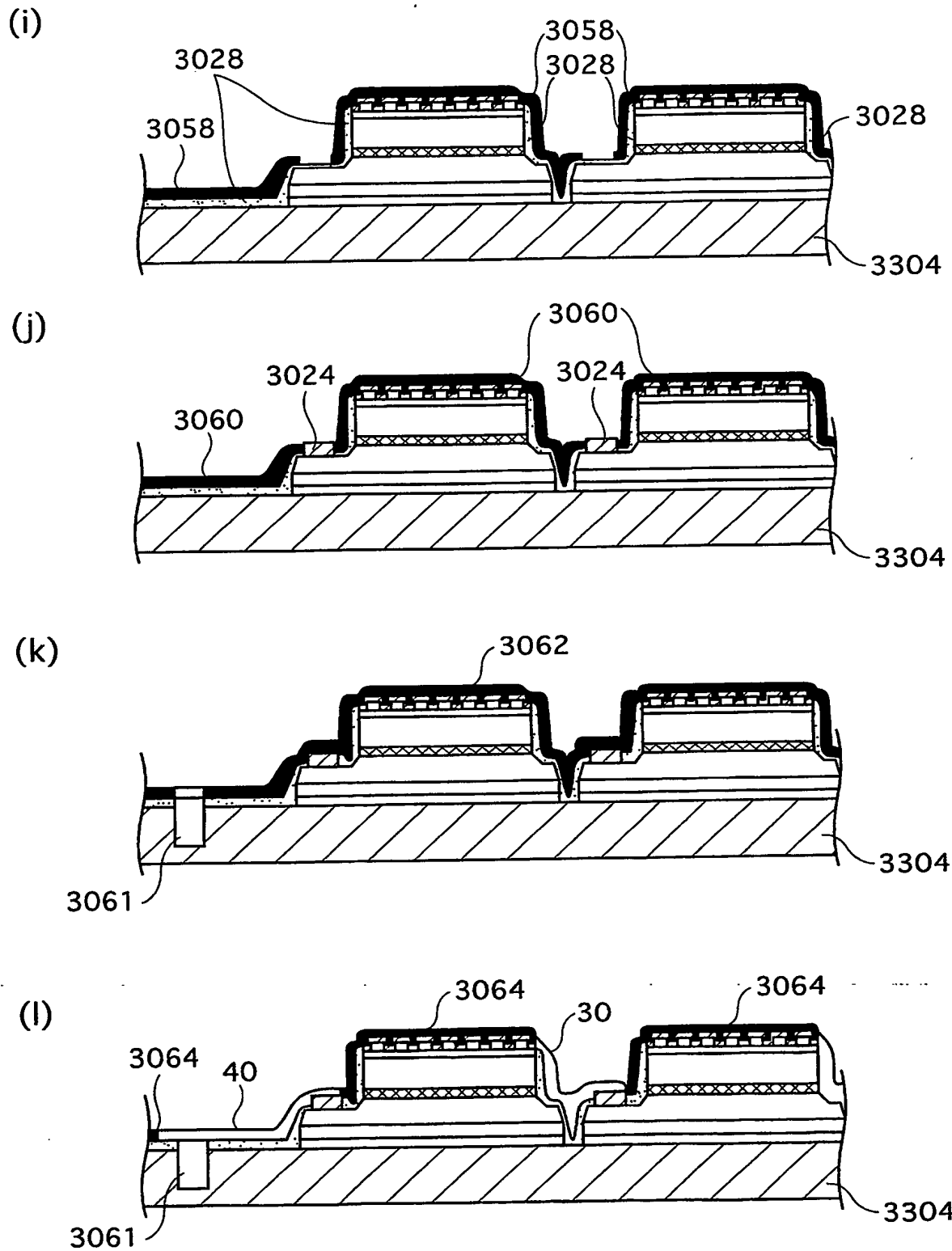
(g)



(h)

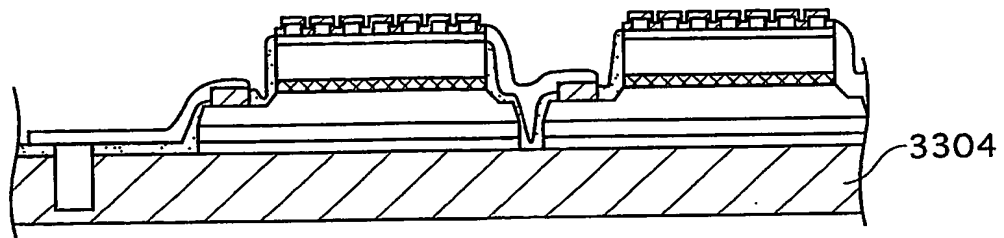


【図 12】

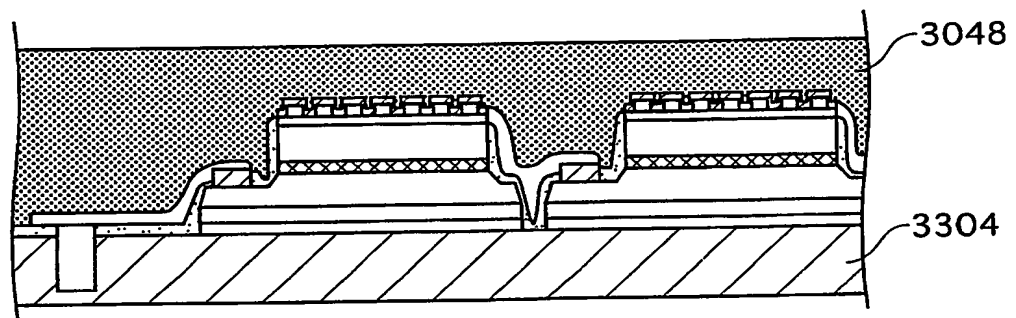


【図 13】

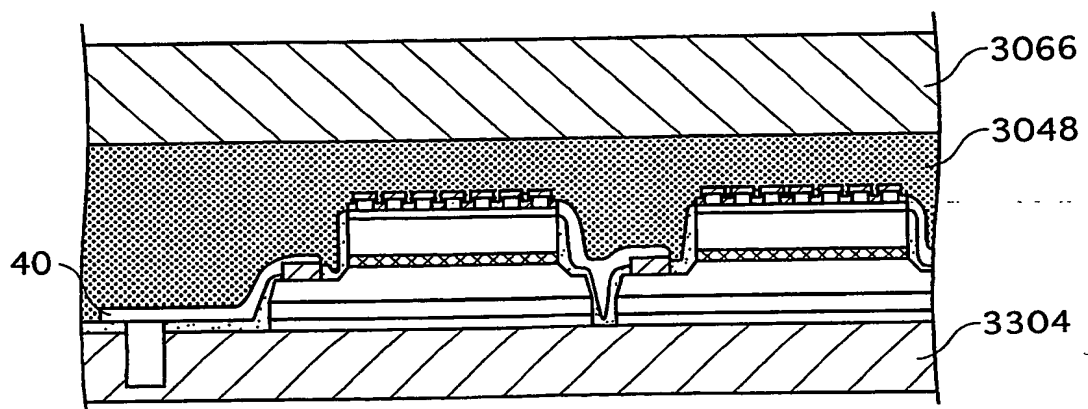
(m)



(n)

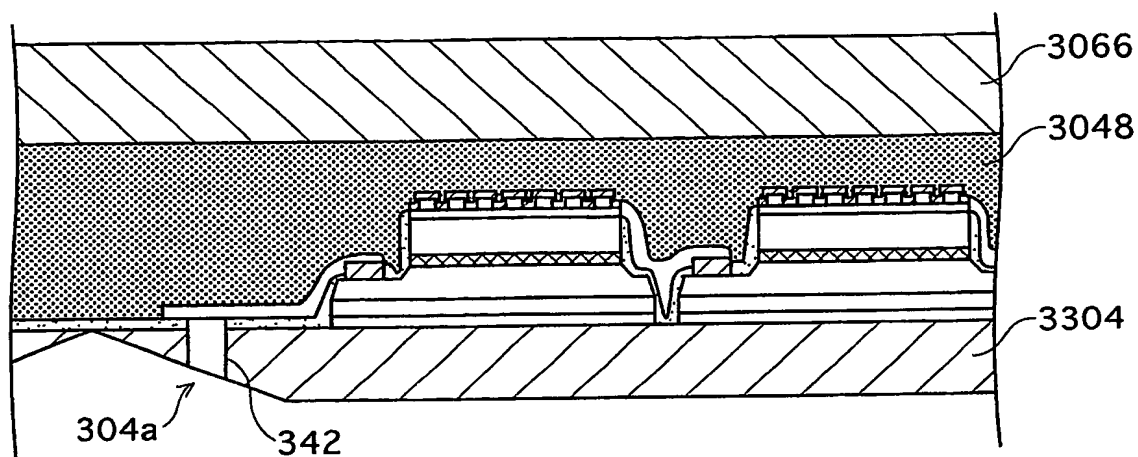


(o)

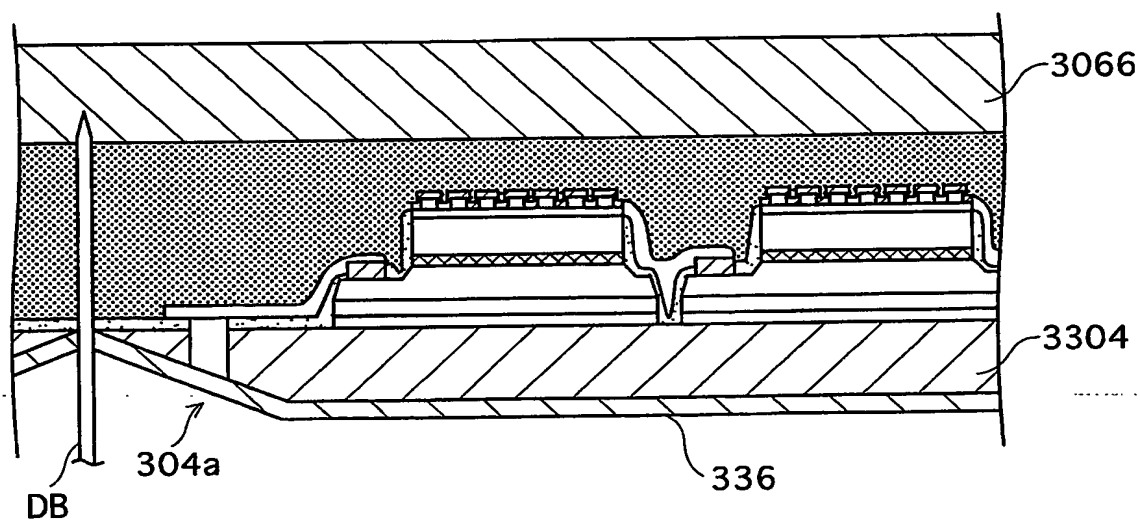


【図 14】

(p)

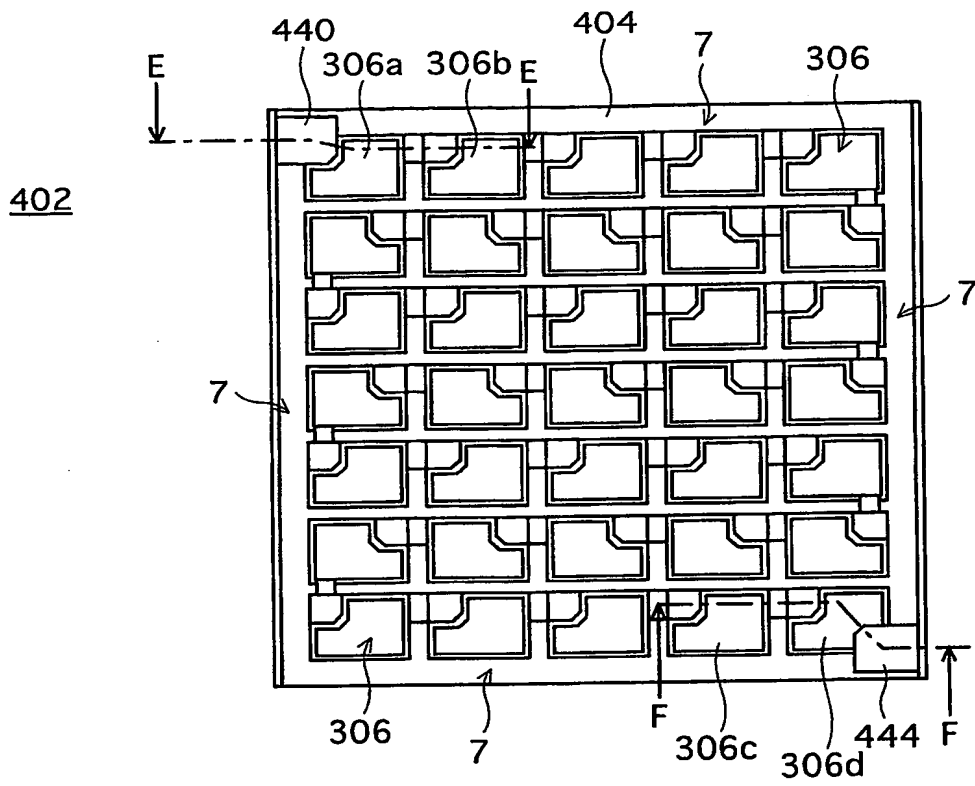


(q)

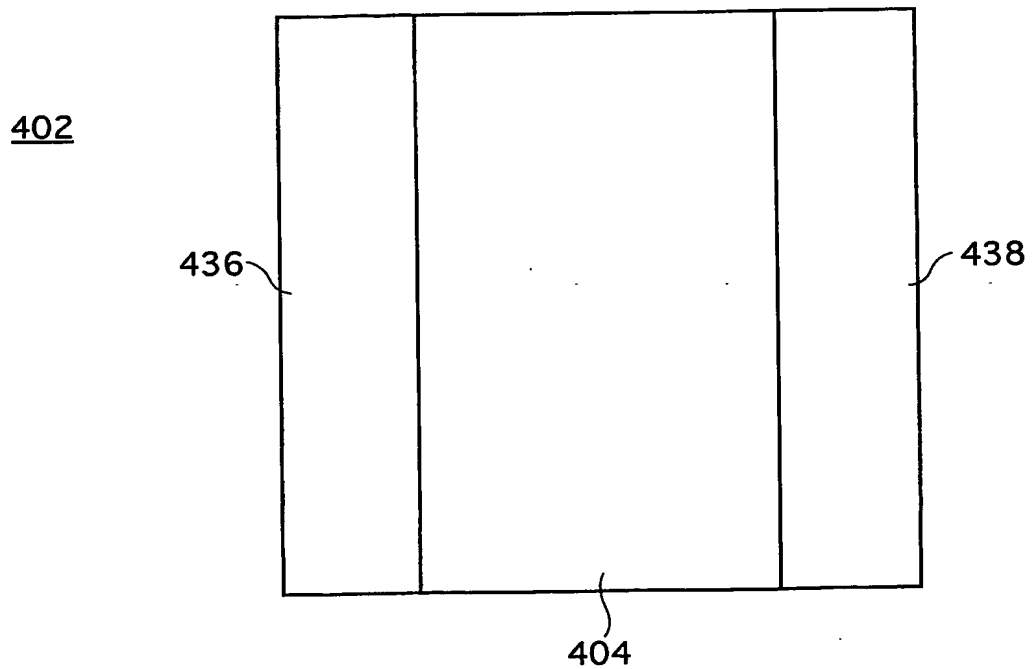


【図 15】

(a)

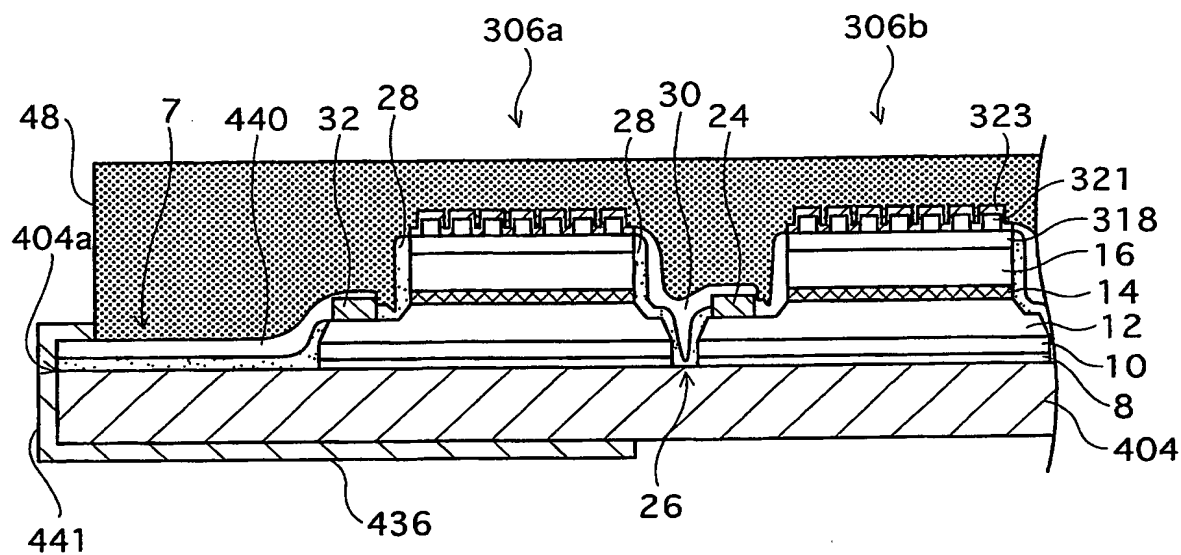


(b)

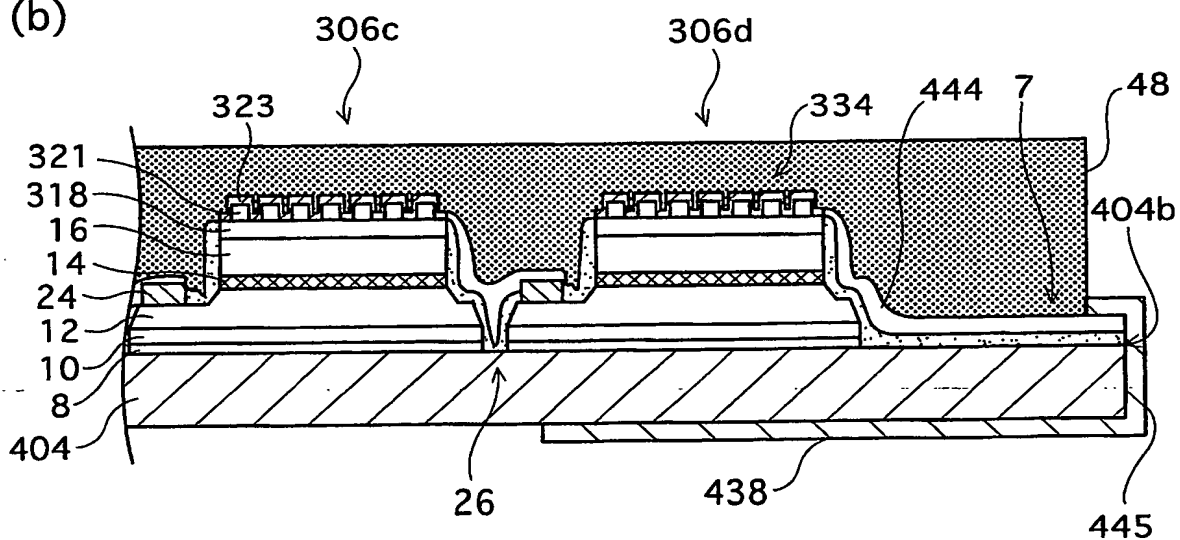


【図 16】

(a)

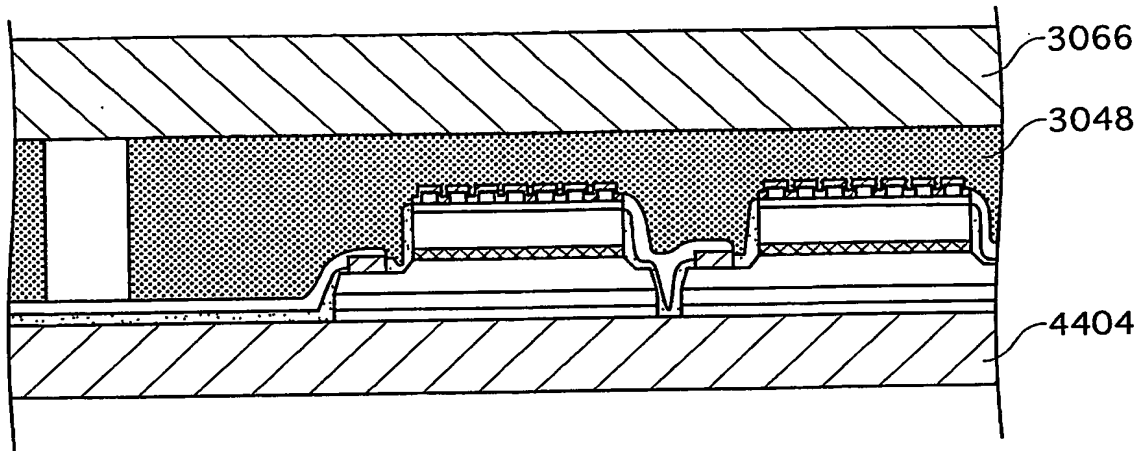


(b)

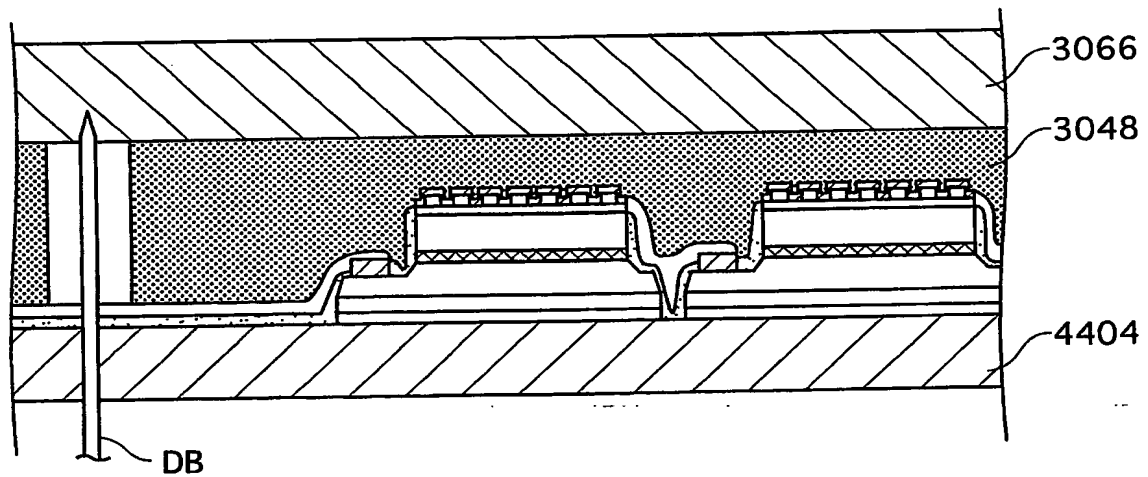


【図 17】

(a)

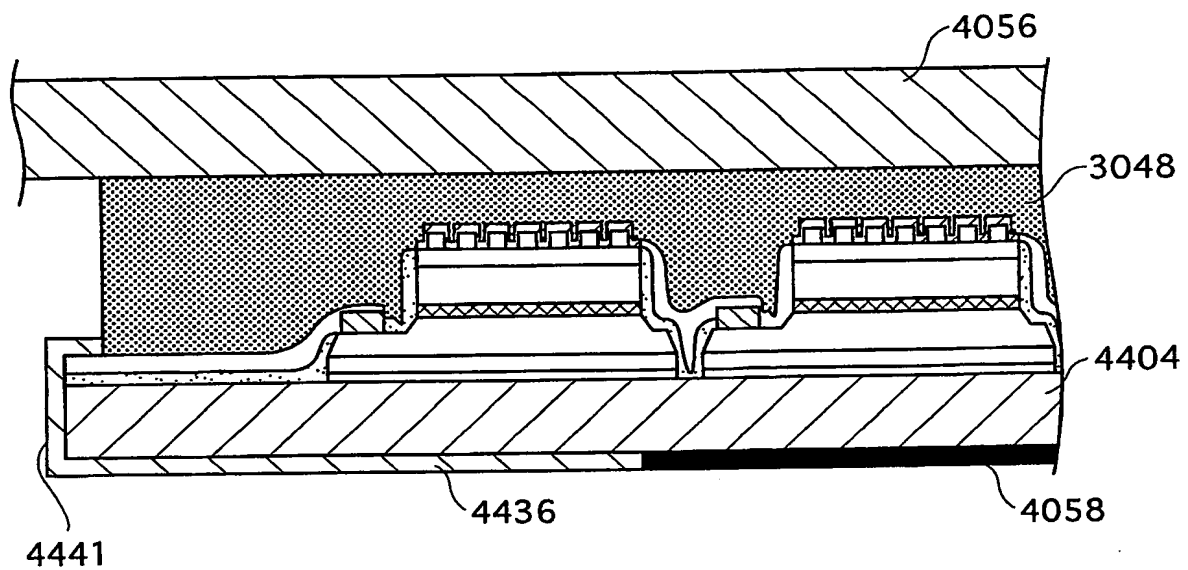


(b)

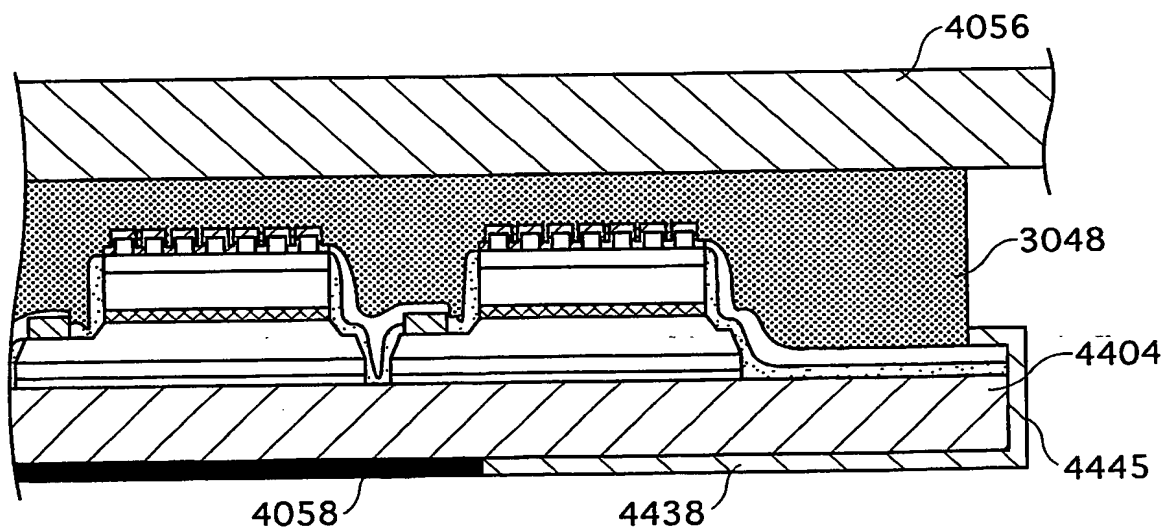


【図 18】

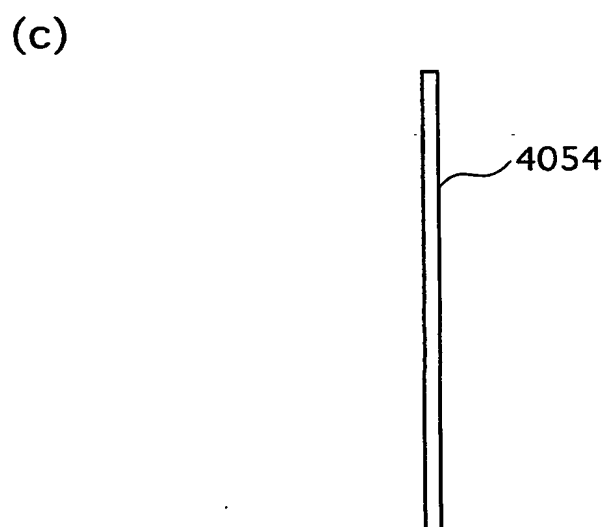
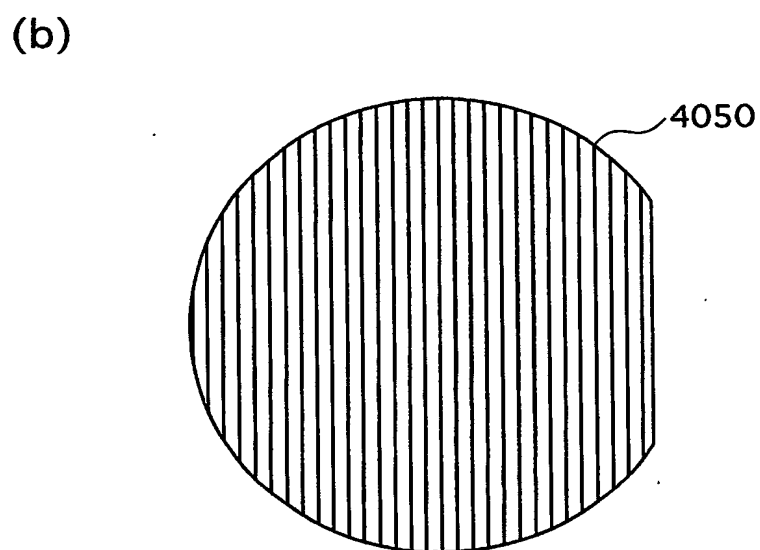
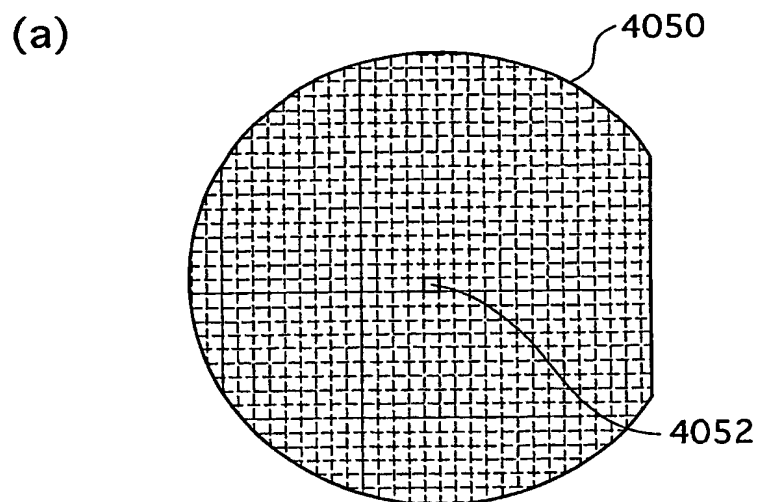
(a)



(b)

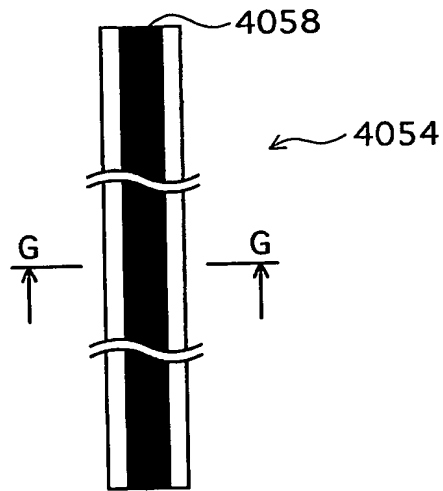


【図 19】

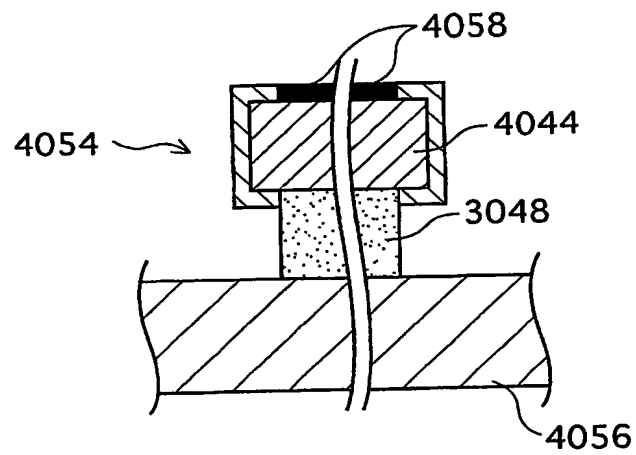


【図 20】

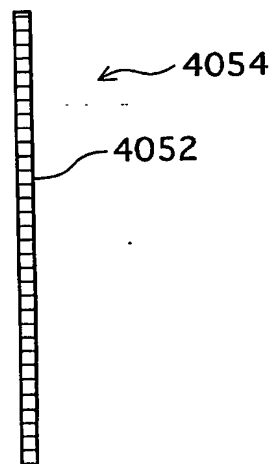
(a)



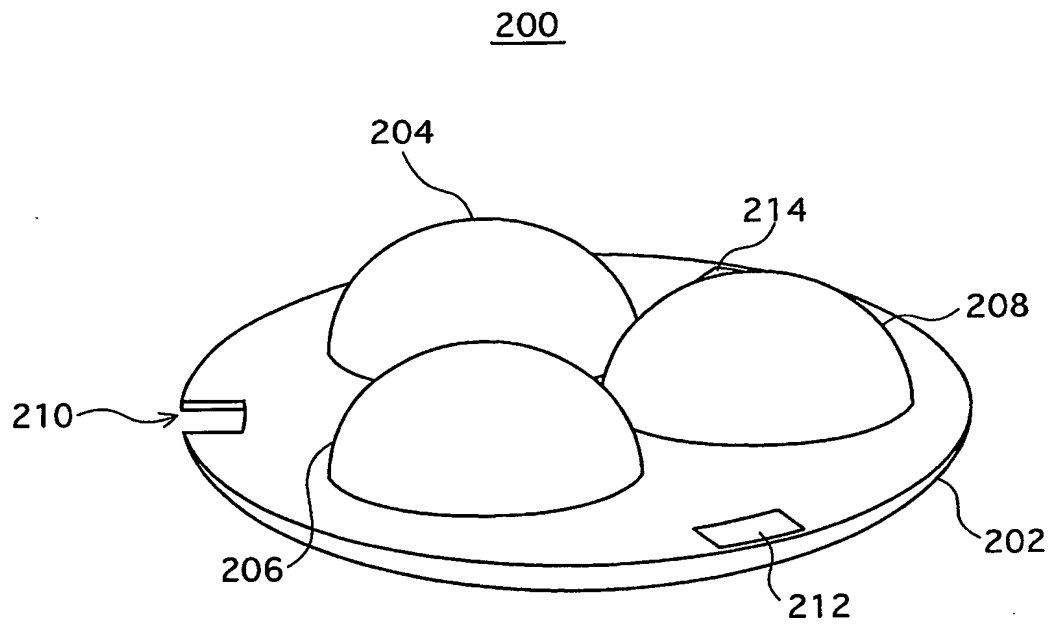
(b)



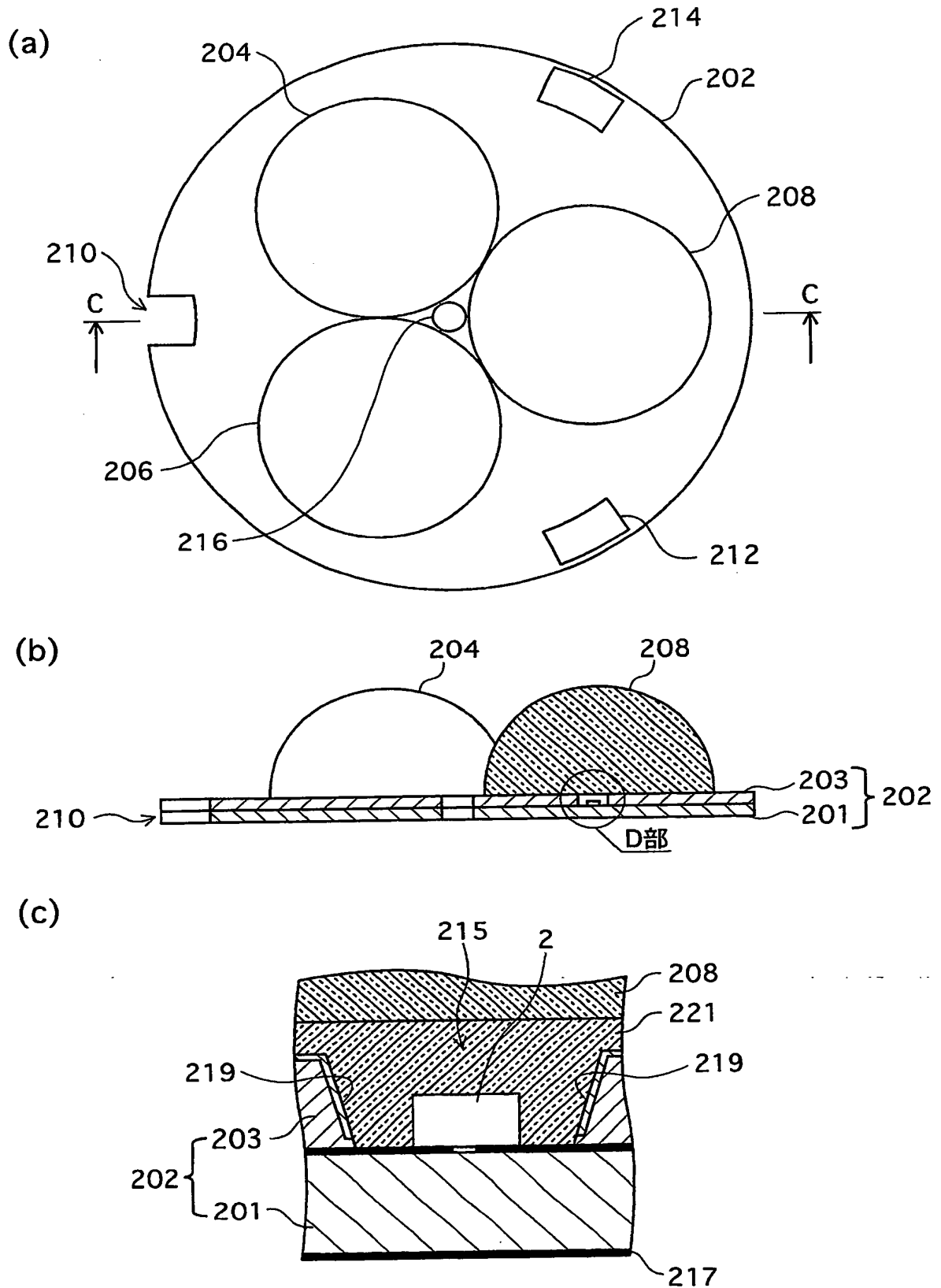
(c)



【図 21】

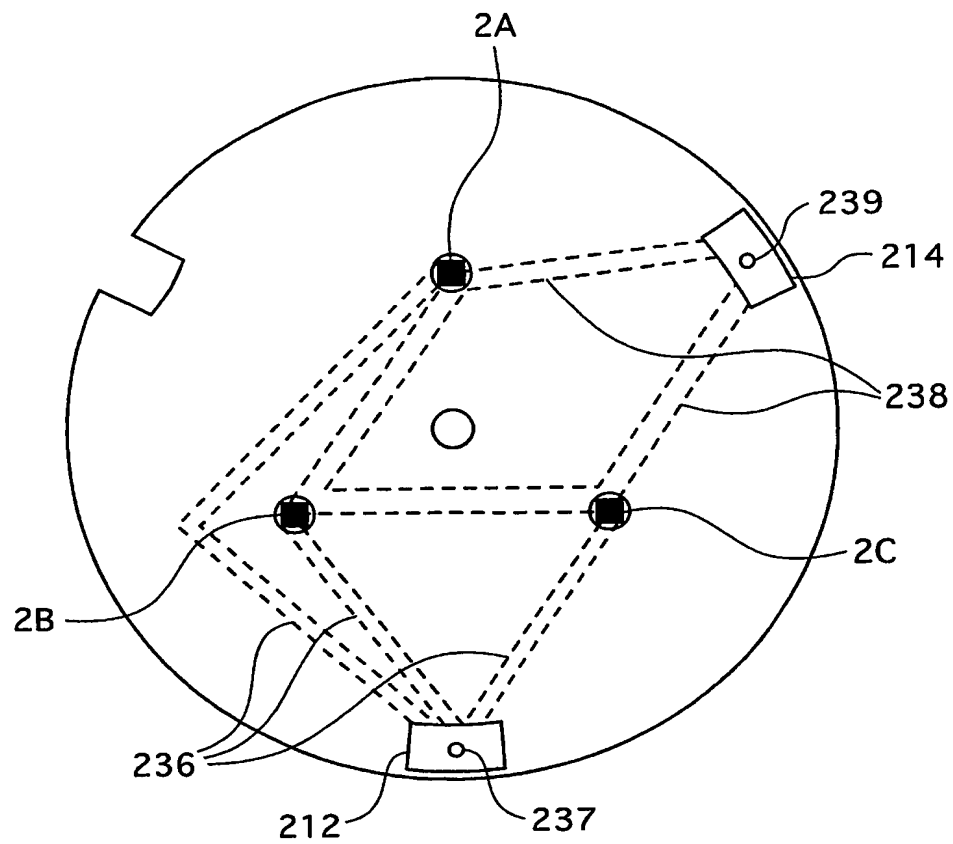


【図 22】

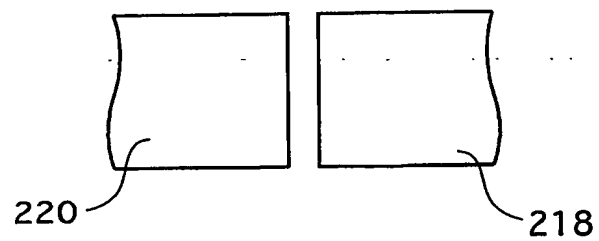


【図 23】

(a)

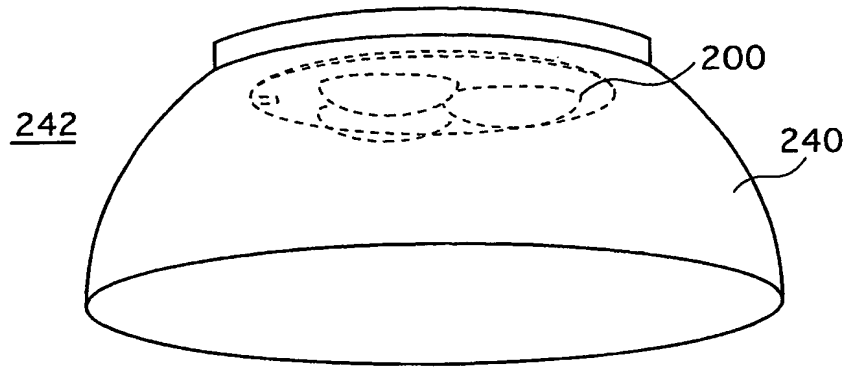


(b)

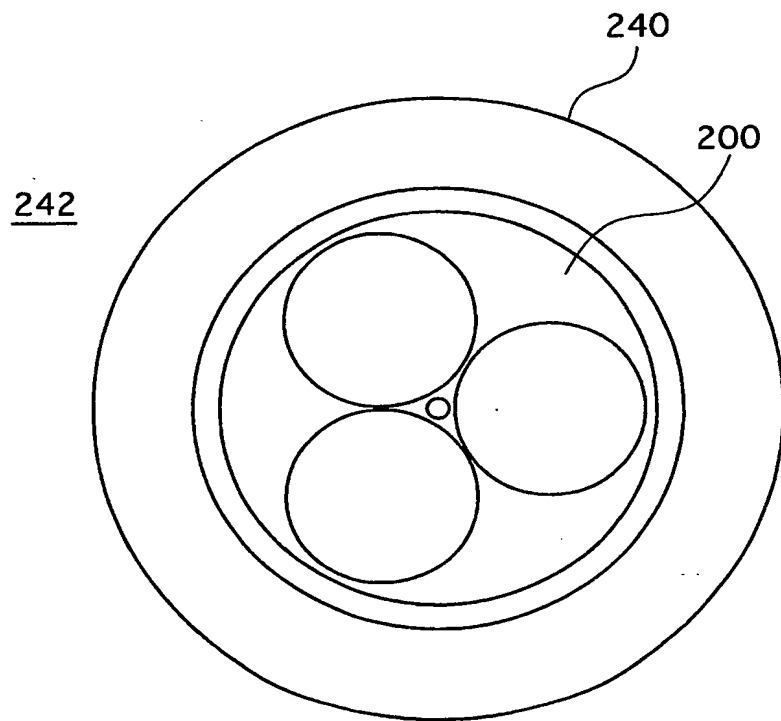


【図 24】

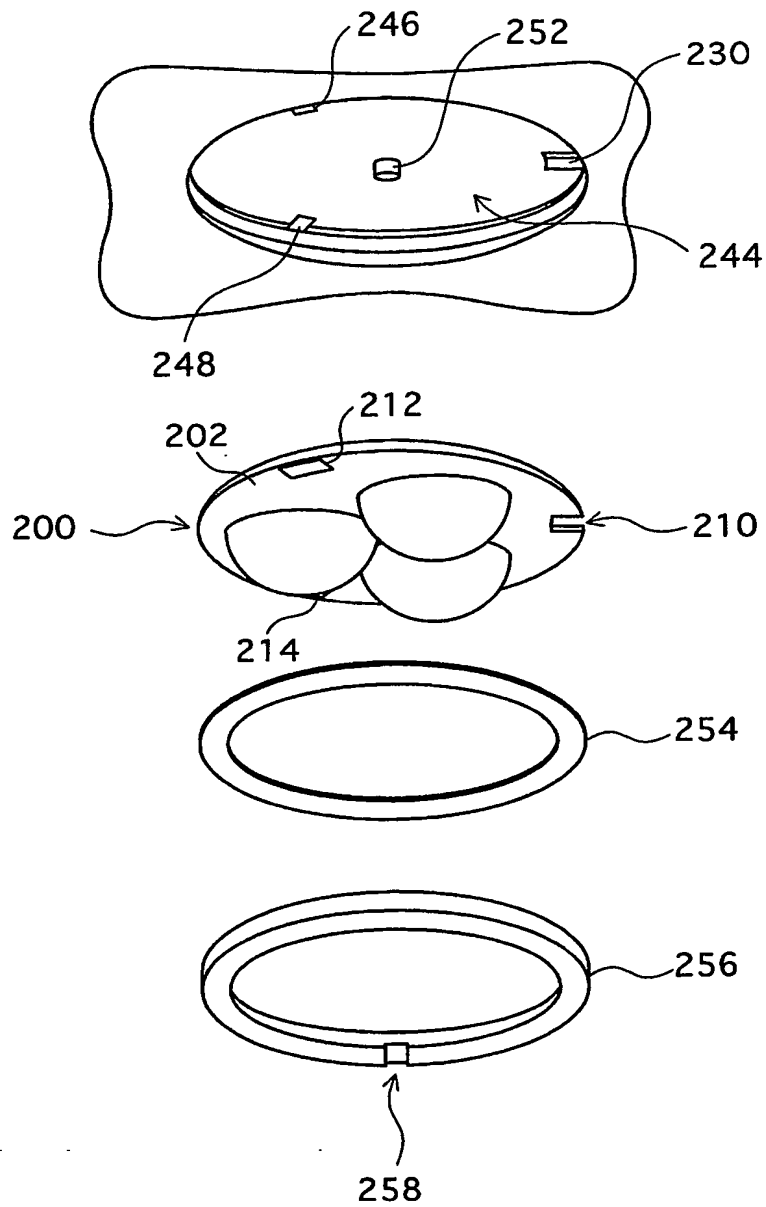
(a)



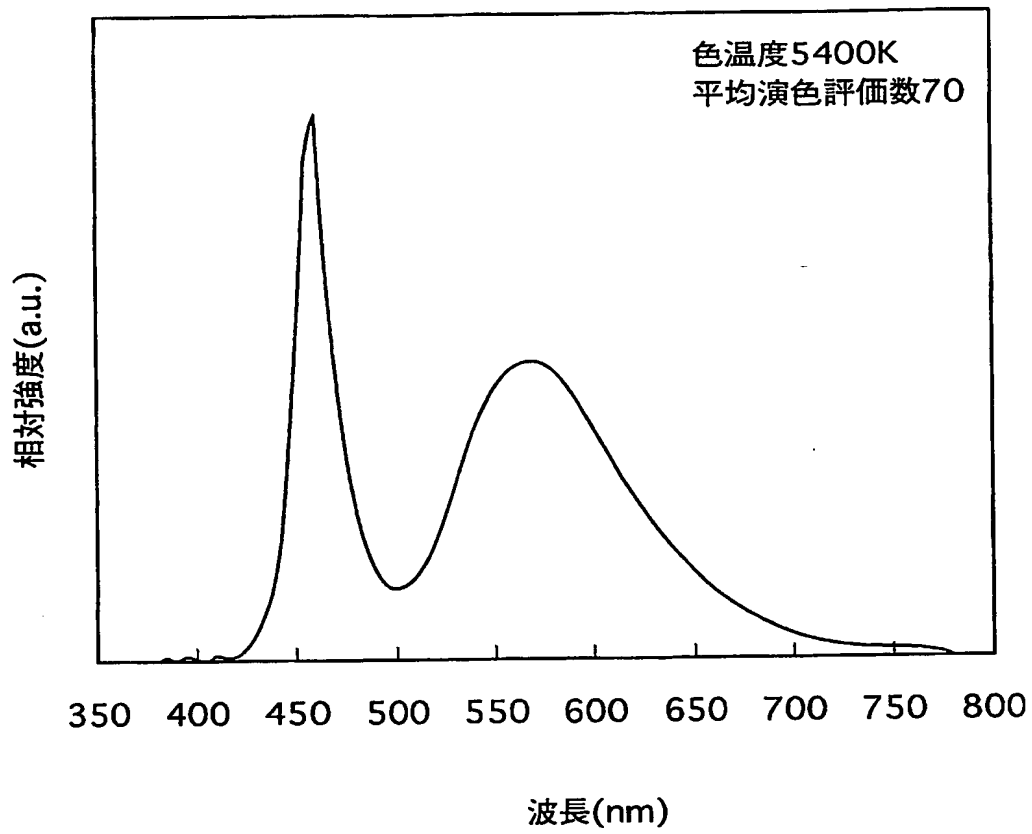
(b)



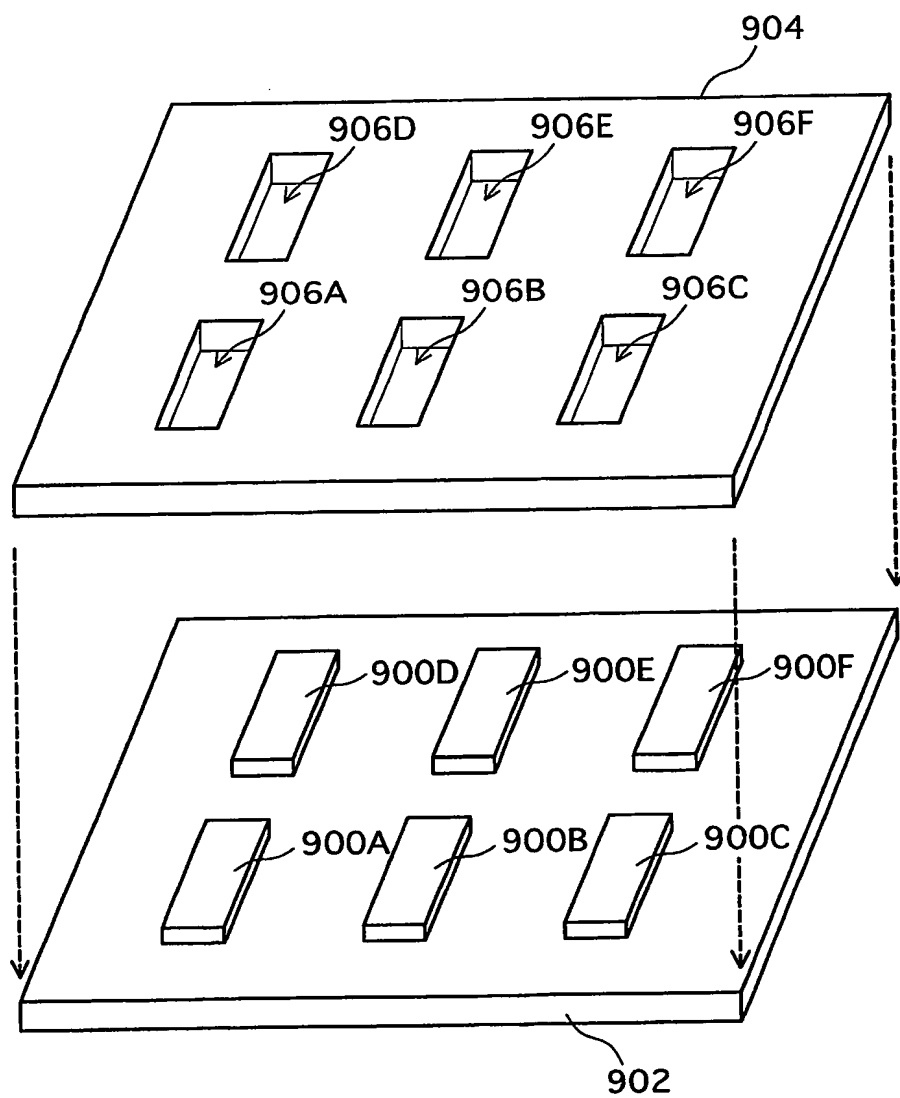
【図 25】



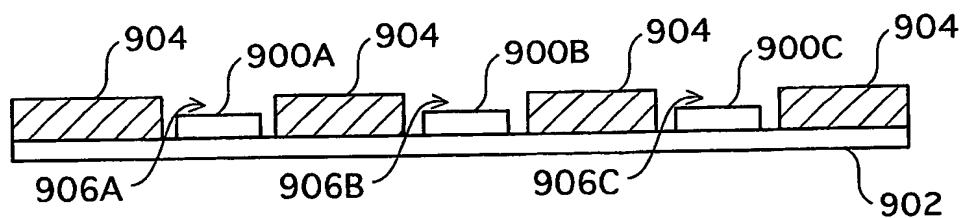
【図 26】



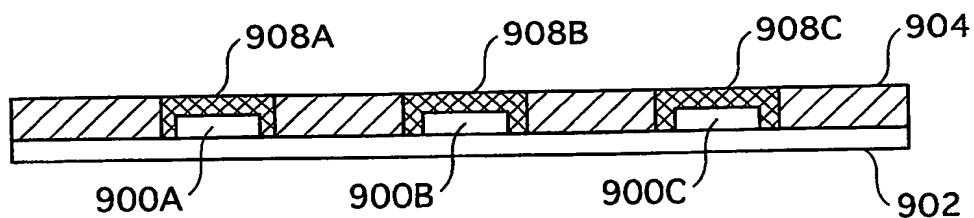
【図 27】



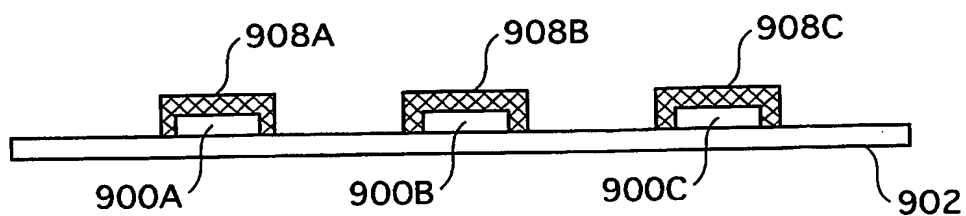
【図 28】



(A)



(B)



(C)

【書類名】 要約書

【要約】

【課題】 ベアチップの周囲のみに蛍光体膜を配した状態で、プリント配線板等に設けられた凹部底部に実装可能な半導体発光装置等を提供すること。

【解決手段】 SiC基板4の上面に結晶成長によって形成された発光層14を含む半導体多層膜8～18からなるLED6a, 6b, …, 6c, 6dがブリッジ配線30によって直列に接続されてLEDアレイチップが構成されている。各LED6a～6dを覆うように蛍光体膜48が配されている。SiC基板4の下面には、電氣的に互いに独立した2個の給電端子36、38が形成されていて、直列接続されたLED6a～6dの内の、低電位側末端のLED6aのカソード電極32と給電端子36とがブリッジ配線40およびスルーホール42によって接続され、高電位側末端のLED6dのアノード電極34と給電端子38とがブリッジ配線44およびスルーホール46によって接続されている。

【選択図】

図2

特願 2 0 0 3 - 4 2 8 2 5 8

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 5 8 2 1]

1. 変更年月日	1 9 9 0 年 8 月 2 8 日
[変更理由]	新規登録
住 所	大阪府門真市大字門真 1 0 0 6 番地
氏 名	松下電器産業株式会社

Document made available under the Patent Cooperation Treaty (PCT)

International application number: PCT/JP04/019457

International filing date: 17 December 2004 (17.12.2004)

Document type: Certified copy of priority document

Document details: Country/Office: JP
Number: 2003-428258
Filing date: 24 December 2003 (24.12.2003)

Date of receipt at the International Bureau: 10 February 2005 (10.02.2005)

Remark: Priority document submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b)



World Intellectual Property Organization (WIPO) - Geneva, Switzerland
Organisation Mondiale de la Propriété Intellectuelle (OMPI) - Genève, Suisse

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record.**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

☒ **BLACK BORDERS**

☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**

☐ **FADED TEXT OR DRAWING**

☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**

☐ **SKEWED/SLANTED IMAGES**

☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**

☐ **GRAY SCALE DOCUMENTS**

☒ **LINES OR MARKS ON ORIGINAL DOCUMENT**

☒ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**

☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.